

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-110144

(P2001-110144A)

(43) 公開日 平成13年4月20日 (2001.4.20)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード (参考)
G 1 1 B 20/10	3 2 1	G 1 1 B 20/10	3 2 1 A 5 D 0 4 4
7/00	6 3 6	7/00	6 3 6 B 5 D 0 9 0
// G 1 1 B 7/09		7/09	C 5 D 1 1 8

審査請求 未請求 請求項の数14 O L (全 31 頁)

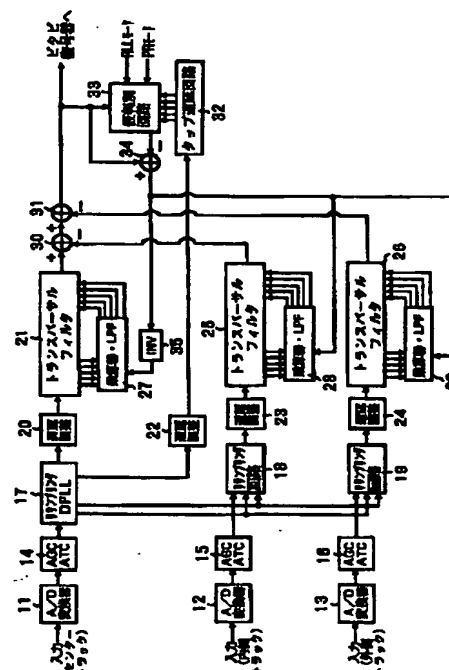
(21) 出願番号	特願平11-271451	(71) 出願人	000004329 日本ビクター株式会社 神奈川県横浜市神奈川区守屋町3丁目12番地
(22) 出願日	平成11年9月24日 (1999.9.24)	(72) 発明者	戸波 淳一郎 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内
(31) 優先権主張番号	特願平10-372392	(74) 代理人	100085235 弁理士 松浦 兼行
(32) 優先日	平成10年12月28日 (1998.12.28)	Fターム (参考)	5D044 BC03 CC04 FC01 FC05 5D090 AA01 EE17 FF45 5D118 AA14 BA03 BB01 CA16 CB03 CD20
(33) 優先権主張国	日本 (J P)		
(31) 優先権主張番号	特願平11-218716		
(32) 優先日	平成11年8月2日 (1999.8.2)		
(33) 優先権主張国	日本 (J P)		

(54) 【発明の名称】 記録情報再生装置

(57) 【要約】

【課題】 従来の記録情報再生装置では、ゼロクロスサンプル値が0に収束するように可変係数フィルタのフィルタ係数を更新するようにしているため、収束が遅く、誤判別が多いという問題がある。また、パーシャルレスポンス等化を行っていないので、ビタビ復号ができない。

【解決手段】 仮判別回路33は、パーシャルレスポンス等化を前提とした仮判別（収束目標設定）を行い、この仮判別値と減算器31から取り出される波形等化後再生信号との差分値をエラー信号として乗算器・LPF 27～29に供給して、エラー信号が0になるように制御することで、明確な値に向かって装置の動作を収束させることができる。トランスバースフィルタ25及び26からは隣接トラックからの再生信号に基づく擬似クロストーク信号が出力され、トランスバースフィルタ21からの再生トラックからの再生信号に減算される。



1

## 【特許請求の範囲】

【請求項1】 記録媒体上の記録情報記録トラック群のうち、再生すべき任意の一の記録情報記録トラックから読み取った第1の再生信号と、前記再生すべき任意の一の記録情報記録トラックの両側に隣接する2つの記録情報トラックのそれぞれから別々に読み取った第2及び第3の再生信号を得る読取手段と、

前記第1乃至第3の再生信号をそれぞれ別々にデジタル信号に変換して第1乃至第3のデジタル再生信号を出力するA/D変換手段と、

前記第1のデジタル再生信号に対して所望のビットレートでサンプリングしたデジタルデータをリサンプリング演算して生成すると共に、ビットクロックを生成し、更に前記第1のデジタル再生信号のゼロレベルを検出してゼロポイント情報を出力するリサンプリング演算位相同期ループ回路と、

前記リサンプリング演算位相同期ループ回路の出力デジタルデータを、第1のフィルタ係数に基づいて波形等化する第1のトランスバーサルフィルタと、

前記ゼロポイント情報を、各ビットサンプリングタイミングにおいて少なくとも連続する3つずつ出力する遅延回路と、

前記パシカルレスポンス等化の種類を示すPRモード信号と、前記再生信号のランレングス制限符号の種類を示すRLモード信号と、前記遅延回路からの複数の前記ゼロポイント情報と、波形等化後再生信号とを入力として受け、前記PRモード信号とRLモード信号で定まる状態遷移と、前記複数のゼロポイント情報のパターンとに基づき、波形等化信号の仮判別値を算出し、その仮判別値と前記波形等化後再生信号との差分値をエラー信号として出力する仮判別手段と、

前記仮判別手段の出力エラー信号に基づき、前記第1のフィルタ係数を前記エラー信号が最小になるように可変制御する第1の係数生成手段と、

前記A/D変換手段からの前記第2及び第3のデジタル再生信号に対して別々に前記リサンプリング演算位相同期ループ回路の出力ビットクロックに基づいてリサンプリング演算して、第1及び第2のサンプリング信号を出力するリサンプリング手段と、

前記第1及び第2のサンプリング信号を、別々に第2及び第3のフィルタ係数に基づいて別々にフィルタリングして、前記再生すべき任意の一の記録情報記録トラックの両側に隣接する2つの記録情報記録トラックの読取信号に対応した第1及び第2の擬似クロストーク信号を別々に出力する第2及び第3のトランスバーサルフィルタと、前記仮判別手段の出力エラー信号に基づき、前記第2及び第3のフィルタ係数を別々に可変制御する第2及び第3の係数生成手段と、

前記第1のトランスバーサルフィルタの出力信号から前記第1及び第2の擬似クロストーク信号をそれぞれ減算

2

して前記波形等化後再生信号を出力する減算回路とを有することを特徴とする記録情報再生装置。

【請求項2】 記録媒体上の記録情報記録トラック群のうち、再生すべき任意の一の記録情報記録トラックから読み取った第1の再生信号と、前記再生すべき任意の一の記録情報記録トラックの両側に隣接する2つの記録情報トラックのそれぞれから別々に読み取った第2及び第3の再生信号を得る読取手段と、

前記第1乃至第3の再生信号をそれぞれ別々にデジタル信号に変換して第1乃至第3のデジタル再生信号を出力するA/D変換手段と、

前記第1のデジタル再生信号に対して所望のビットレートでサンプリングしたデジタルデータをリサンプリング演算して生成すると共に、ビットクロックを生成するリサンプリング演算位相同期ループ回路と、

前記リサンプリング演算位相同期ループ回路の出力デジタルデータを、第1のフィルタ係数に基づいて波形等化する第1のトランスバーサルフィルタと、

前記パシカルレスポンス等化の種類を示すPRモード信号と、前記再生信号のランレングス制限符号の種類を示すRLモード信号と、波形等化後再生信号とを入力として受け、前記PRモード信号とRLモード信号で定まる固定の閾値に基づき、波形等化信号の仮判別値を算出し、その仮判別値と前記波形等化後再生信号との差分値をエラー信号として出力する仮判別手段と、

前記仮判別手段の出力エラー信号に基づき、前記第1のフィルタ係数を前記エラー信号が最小になるように可変制御する第1の係数生成手段と、

前記A/D変換手段からの前記第2及び第3のデジタル再生信号に対して別々に前記リサンプリング演算位相同期ループ回路の出力ビットクロックに基づいてリサンプリング演算して、第1及び第2のサンプリング信号を出力するリサンプリング手段と、

前記第1及び第2のサンプリング信号を、別々に第2及び第3のフィルタ係数に基づいて別々にフィルタリングして、前記再生すべき任意の一の記録情報記録トラックの両側に隣接する2つの記録情報記録トラックの読取信号に対応した第1及び第2の擬似クロストーク信号を別々に出力する第2及び第3のトランスバーサルフィルタと、前記仮判別手段の出力エラー信号に基づき、前記第2及び第3のフィルタ係数を別々に可変制御する第2及び第3の係数生成手段と、

前記第1のトランスバーサルフィルタの出力信号から前記第1及び第2の擬似クロストーク信号をそれぞれ減算して前記波形等化後再生信号を出力する減算回路とを有することを特徴とする記録情報再生装置。

【請求項3】 前記減算回路の出力波形等化後再生信号が入力され、その波形等化後再生信号のゼロポイント情報を検出するゼロ検出器を設け、前記遅延回路は前記リサンプリング演算位相同期ループ回路の出力ゼロポイン

3

ト情報に代えて、前記ゼロ検出器からのゼロポイント情報を遅延することを特徴とする請求項1記載の記録情報再生装置。

【請求項4】 前記減算回路の出力波形等化後再生信号が入力され、その波形等化後再生信号に基づいて前記ビットクロックの自然数倍の周波数のシステムクロックを生成する位相同期ループ回路を設け、前記リサンプリング演算位相同期ループ回路及び前記リサンプリング手段を削除して前記A/D変換手段からの第1乃至第3のデジタル再生信号を前記第1乃至第3のトランスバースルフィルタに別々に供給すると共に、前記遅延回路は前記位相同期ループ回路内の位相比較器から出力されるゼロポイント情報を遅延することを特徴とする請求項1記載の記録情報再生装置。

【請求項5】 前記読取手段からの前記第1の再生信号に基づいて前記ビットクロックの自然数倍の周波数のシステムクロックを生成する位相同期ループ回路と、前記A/D変換手段から取り出された前記第1のデジタル再生信号のゼロポイント情報を検出するゼロ検出器とを設け、前記リサンプリング演算位相同期ループ回路及び前記リサンプリング手段を削除して前記A/D変換手段からの第1乃至第3のデジタル再生信号を前記第1乃至第3のトランスバースルフィルタに別々に供給すると共に、前記遅延回路は前記ゼロ検出器からのゼロポイント情報を遅延することを特徴とする請求項1記載の記録情報再生装置。

【請求項6】 前記減算回路の出力波形等化後再生信号が入力され、その波形等化後再生信号に基づいて前記ビットクロックの自然数倍の周波数のシステムクロックを生成する位相同期ループ回路を設け、前記リサンプリング演算位相同期ループ回路及び前記リサンプリング手段を削除して前記A/D変換手段からの第1乃至第3のデジタル再生信号を前記第1乃至第3のトランスバースルフィルタに別々に供給することを特徴とする請求項2記載の記録情報再生装置。

【請求項7】 記録媒体上の記録情報記録トラック群のうち、再生すべき任意の1の記録情報記録トラックから読み取った第1の再生信号と、前記再生すべき任意の1の記録情報記録トラックの両側に隣接する2つの記録情報トラックのそれぞれから別々に読み取った第2及び第3の再生信号を得る読取手段と、前記第1乃至第3の再生信号をそれぞれ別々にデジタル信号に変換して第1乃至第3のデジタル再生信号を出力するA/D変換手段と、前記第1のデジタル再生信号を入力信号として受け、所望のビットレートでリサンプリングしたデジタルデータを生成すると共に、ビットクロックを生成し、更に前記デジタルデータのゼロクロスポイントを検出してゼロポイント情報を出力するリサンプリング演算位相同期ループ回路と、

4

前記リサンプリング演算位相同期ループ回路の出力デジタルデータを、第1のフィルタ係数に基づいて波形等化する第1のトランスバースルフィルタと、

前記A/D変換手段からの前記第2及び第3のデジタル再生信号に対して別々に前記リサンプリング演算位相同期ループ回路の出力ビットクロックに基づいてリサンプリング演算して、第1及び第2のサンプリング信号を出力するリサンプリング手段と、

前記第1及び第2のサンプリング信号を、別々に第2及び第3のフィルタ係数に基づいて別々にフィルタリングして、前記再生すべき任意の1の記録情報記録トラックの両側に隣接する2つの記録情報トラックの読取信号に対応した第1及び第2の擬似クロストーク信号を別々に出力する第2及び第3のトランスバースルフィルタと、前記リサンプリング演算位相同期ループ回路よりビットクロックに同期して取り出される前記ゼロポイント情報を、各ビットサンプリングタイミングにおいて少なくとも連続する3つ出力する遅延回路と、

前記パースナルレスポンス等化の種類を示すPRモード信号と、前記再生信号のランレングス制限符号の種類を示すRLモード信号と、前記遅延回路からの複数の前記ゼロポイント情報と、波形等化後再生信号とを入力として受け、前記PRモード信号とRLモード信号で定まる状態遷移と、前記複数のゼロポイント情報のパターンとに基づき、前記波形等化後再生信号の目標値となる仮判別値を算出する仮判別回路と、

前記仮判別値と前記波形等化後再生信号との差分値をエラー信号として出力する減算器と、

前記減算器から出力される前記エラー信号が第1の入力端子に入力され、前記仮判別回路から出力される前記仮判別値が第2の入力端子に入力され、前記仮判別値に応じて前記エラー信号のうちの有効な成分だけを選択して出力するエラー選択回路と、

前記減算器から出力される前記エラー信号に基づき、前記第1のフィルタ係数を前記エラー信号が最小になるように可変制御する第1の係数生成手段と、

前記エラー選択回路から出力される前記エラー信号に基づき、前記第2及び第3のフィルタ係数を別々に可変制御する第2及び第3の係数生成手段と、

前記第1のトランスバースルフィルタの出力信号から前記第1及び第2の擬似クロストーク信号をそれぞれ減算して前記波形等化後再生信号を出力する減算回路とを有することを特徴とする記録情報再生装置。

【請求項8】 前記エラー選択回路は、前記第1の入力端子には前記減算器から出力される前記エラー信号が入力され、前記第2の入力端子には前記仮判別回路から出力される前記仮判別値に代えて、前記リサンプリング演算位相同期ループ回路がロックすべきゼロクロス点に相当する、リサンプリングによって形成されたサンプルポイントが存在するタイミングを示す前記ゼロポイント情

5

報が入力され、前記ゼロポイント情報が示すサンプルポイントのみ、又は前記ゼロポイント情報が示すサンプルポイントとその直前直後のサンプルポイントで前記第1の入力端子に入力される前記エラー信号を選択し、それ以外のサンプルポイントでは前記エラー信号を無効化することを特徴とする請求項7記載の記録情報再生装置。

【請求項9】 前記エラー選択回路は、前記第1の入力端子には前記減算器から出力される前記エラー信号に代えて、前記減算回路から出力される前記波形等化後再生信号が入力され、前記第2の入力端子に入力される前記仮判別値に応じて前記波形等化後再生信号のうちの前記リサンプリング演算位相同期ループ回路がロックすべきゼロクロス点に相当するサンプルポイントの有効成分だけを選択して出力し、それ以外のサンプルポイントでは前記波形等化後再生信号を無効化することを特徴とする請求項7記載の記録情報再生装置。

【請求項10】 前記エラー選択回路は、前記第1の入力端子には前記減算器から出力される前記エラー信号に代えて、前記減算回路から出力される前記波形等化後再生信号が入力され、前記第2の入力端子には前記仮判別回路から出力される前記仮判別値に代えて、前記リサンプリング演算位相同期ループ回路がロックすべきゼロクロス点に相当する、リサンプリングによって形成されたサンプルポイントが存在するタイミングを示す前記ゼロポイント情報が入力され、前記ゼロポイント情報が示すサンプルポイントでのみ前記第1の入力端子に入力される前記波形等化後再生信号を選択し、それ以外のサンプルポイントでは前記波形等化後再生信号を無効化することを特徴とする請求項7記載の記録情報再生装置。

【請求項11】 前記記録媒体は光ディスクであり、前記読取手段は、前記再生すべき任意の1の記録情報記録トラックに第1の光ビームスポットを形成して前記第1の再生信号を読み取ると共に、前記再生すべき任意の1の記録情報記録トラックの両側に隣接する2つの記録情報記録トラックからは、前記第1の光ビームスポットに対して前記光ディスクの回転方向上、前方と後方にそれぞれ位置する第2及び第3の光ビームスポットを形成して前記第2及び第3の再生信号を独立に読み取ることを特徴とする請求項1乃至10のうちいずれか一項記載の記録情報再生装置。

【請求項12】 前記デジタル演算位相同期ループ回路から取り出されたデジタルデータを書き込まれた後読み出されて前記第1のトランスバーサルフィルタへ出力する第1のメモリと、前記リサンプリング手段からの前記第1及び第2のサンプリング信号をそれぞれ別々に書き込んだ後読み出して前記第2及び第3のトランスバーサルフィルタへ別々に出力する第2及び第3のメモリとを有し、前記第1乃至第3のメモリは、それぞれ前記ビットクロックのタイミングで書き込み動作を行い、新たに生成したクロックのタイミングで読み出し動作を行

6

うことを特徴とする請求項1乃至3及び請求項7乃至10のうちいずれか一項記載の記録情報再生装置。

【請求項13】 前記読取手段は前記第1の再生信号のみを出力し、前記A/D変換手段は前記第1のデジタル再生信号のみを出力し、前記リサンプリング手段を削除した構成とし、前記第1のデジタル再生信号に基づいて生成された前記第1のトランスバーサルフィルタへ供給されるデジタルデータから、互いに1トラック走査期間程度異なる時間関係の第1乃至第3のデジタルデータを生成する遅延手段を有し、前記遅延手段から取り出された前記第1乃至第3のデジタルデータのうち遅延時間が最小の第1のデジタルデータと遅延時間が最大の第3のデジタルデータを前記第2及び第3のトランスバーサルフィルタへ供給し、前記第2のデジタルデータを前記第1のトランスバーサルフィルタへ供給することを特徴とする請求項1乃至10のうちいずれか一項記載の記録情報再生装置。

【請求項14】 前記読取手段は前記第1の再生信号のみを出力し、前記A/D変換手段は前記第1のデジタル再生信号のみを出力し、前記リサンプリング手段を削除した構成とし、前記第1のデジタル再生信号に基づいて生成された前記第1のトランスバーサルフィルタへ供給されるデジタルデータを遅延する第1のメモリと、前記波形等化後再生信号をビタビ復号して得た復号データから、前記第1のメモリから出力される第1のデジタルデータに対してそれぞれ1トラック走査期間程度遅れている第1の復号データと1トラック走査期間程度進んでいる第2の復号データを生成する第2のメモリとを設け、前記第1のデジタルデータを前記第1のトランスバーサルフィルタへ供給し、前記第1及び第2の復号データを前記第2及び第3のトランスバーサルフィルタへ供給することを特徴とする請求項1乃至10のうちいずれか一項記載の記録情報再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は記録情報再生装置に係り、特に光ディスクの記録情報信号を再生する記録情報再生装置に関する。

【0002】

【従来の技術】従来より、高密度記録された光ディスクの隣接する3つのトラックから別々のビームにより再生した信号に基づいて、クロストーク除去を行うと共に中央のトラックからS/N比の良好な再生信号を得るようにした、3ビーム法による記録情報再生装置が種々提案されているが、クロストーク除去のためのプリアンブル信号を予め記録しておくことなく、再生信号のクロストーク除去を行うようにして記録容量を向上した3ビーム法による記録情報再生装置が知られている（特開平9-320200号公報）。

【0003】この従来の記録情報再生装置では、光ディ

7

スクの任意の一のトラックから一のビームにより再生した第1の読取信号と、その一のトラックの両側に隣接する2本のトラックから別々のビームにより再生した2つの第2の読取信号とを、それぞれサンプリングして第1及び第2のサンプル値系列に変換し、そのうち第2のサンプル値系列から可変係数フィルタによりクロストーク成分を求め、上記の第1のサンプル値系列からこのクロストーク成分を減算器で減算し、更にゼロクロスサンプル抽出手段により、この減算器の出力サンプル値系列中からゼロクロスサンプル値を抽出して、このゼロクロスサンプル値が0に収束するようにフィルタ係数演算手段により上記の可変係数フィルタのフィルタ係数を更新すると共に、判定手段により減算器の出力サンプル値系列から再生信号の判定を行う構成である。

【0004】

【発明が解決しようとする課題】しかるに、上記の従来の記録情報再生装置では、可変係数フィルタのフィルタ係数の更新は、LMS適応アルゴリズムを使用して誤差信号が0になるようにしているが、上記の誤差信号は減算器の出力サンプル値系列中から抽出したゼロクロスサンプル値のみであり、収束が遅く、誤判別が多いという問題がある。また、パルシャルレスポンス等化を行っていないので、ビット復号ができず、益々高密度記録される傾向のある光ディスクから読み取ったS/Nの低い再生信号のデータ復元を誤る可能性が高いという問題もある。

【0005】本発明は以上の点に鑑みなされたもので、収束が速くしかも確実に記録媒体の記録情報を再生し得る記録情報再生装置を提供することを目的とする。

【0006】また、本発明の他の目的は、高密度記録された記録媒体の記録情報をパルシャルレスポンス等化を用いて正確に再生し得る記録情報再生装置を提供することにある。

【0007】更に、本発明の他の目的は、低い周波数のクロックで動作可能な記録情報再生装置を提供することにある。

【0008】また更に、本発明の他の目的は、簡単な構成によりクロストークキャンセルを実現し得る記録情報再生装置を提供することにある。

【0009】

【課題を解決するための手段】上記の目的を達成するため、第1の発明は記録媒体上の記録情報記録トラック群のうち、再生すべき任意の一の記録情報記録トラックから読み取った第1の再生信号と、再生すべき任意の一の記録情報記録トラックの両側に隣接する2つの記録情報記録トラックのそれぞれから別々に読み取った第2及び第3の再生信号を得る読取手段と、第1乃至第3の再生信号をそれぞれ別々にデジタル信号に変換して第1乃至第3のデジタル再生信号を出力するA/D変換手段と、第1のデジタル再生信号に対して所望のビットレート

8

でサンプリングしたデジタルデータをリサンプリング（間引き補間）演算して生成すると共に、ビットクロックを生成し、更に第1のデジタル再生信号のゼロレベルを検出してゼロポイント情報を出力するリサンプリング演算位相同期ループ回路と、第1乃至第3のトランスバーサルフィルタと、遅延回路と、仮判別手段と、第1乃至第3の係数生成手段と、リサンプリング手段と、減算回路とより構成したものである。

【0010】ここで、上記の第1のトランスバーサルフィルタは、リサンプリング演算位相同期ループ回路の出力デジタルデータを、第1のフィルタ係数に基づいて波形等化する。上記の遅延回路は、ゼロポイント情報を、少なくとも連続する3つずつ出力する。上記の仮判別手段は、パルシャルレスポンス等化の種類を示すPRモード信号と、再生信号のランレングス制限符号の種類を示すRLモード信号と、遅延回路からの複数のゼロポイント情報と、波形等化後再生信号とを入力として受け、PRモード信号とRLモード信号で定まる状態遷移と、複数のゼロポイント情報のパターンとに基づき、波形等化信号の仮判別値を算出し、その仮判別値と波形等化後再生信号との差分値をエラー信号として出力する。

【0011】また、第1の係数生成手段は、仮判別手段の出力エラー信号に基づき、第1のフィルタ係数をエラー信号が最小になるように可変制御する。リサンプリング手段は、A/D変換手段からの第2及び第3のデジタル再生信号に対して別々にリサンプリング演算位相同期ループ回路の出力ビットクロックに基づいてリサンプリング演算して、第1及び第2のサンプリング信号を出力する。第2及び第3のトランスバーサルフィルタは、第1及び第2のサンプリング信号を、別々に第2及び第3のフィルタ係数に基づいて別々にフィルタリングして、再生すべき任意の一の記録情報記録トラックの両側に隣接する2つの記録情報記録トラックの読取信号に対応した第1及び第2の擬似クロストーク信号を別々に出力する。第2及び第3の係数生成手段は、仮判別手段の出力エラー信号に基づき、第2及び第3のフィルタ係数を別々に可変制御する。減算回路は、第1のトランスバーサルフィルタの出力信号から第1及び第2の擬似クロストーク信号をそれぞれ減算して波形等化後再生信号を出力する。

【0012】この第1の発明では、仮判別手段がパルシャルレスポンス等化を前提とした仮判別（収束目標設定）を行い、この仮判別値と減算回路から取り出される波形等化後再生信号との差分値をエラー信号として第1乃至第3のフィルタ係数生成手段に供給して、エラー信号が0になるように制御することで、明確な値に向かって装置の動作を収束させることができる。また、リサンプリング演算位相同期ループ回路を使用できる。

【0013】また、第2の発明は、上記の目的を達成す

50

9

るため、仮判別手段を、パーシャルレスポンス等化の種類を示すPRモード信号と、再生信号のランレングス制限符号の種類を示すRLモード信号と、波形等化後再生信号とを入力として受け、PRモード信号とRLモード信号で定まる固定の閾値に基づき、波形等化信号の仮判別値を算出し、その仮判別値と波形等化後再生信号との差分値をエラー信号として出力する構成としたものである。この発明では、遅延回路を不要にできる。

【0014】また、第3の発明は、上記の目的を達成するため、減算回路の出力波形等化後再生信号が入力され、その波形等化後再生信号のゼロポイント情報を検出するゼロ検出器を設け、遅延回路は第1の発明におけるリサンプリング演算位同期ループ回路の出力ゼロポイント情報に代えて、ゼロ検出器からのゼロポイント情報を遅延するようにしてもよい。

【0015】また、第4の発明は、上記の目的を達成するため、減算回路の出力波形等化後再生信号が入力され、その波形等化後再生信号に基づいてビットクロックの自然数倍の周波数のシステムクロックを生成する位相同期ループ回路を設け、第1の発明におけるリサンプリング演算位同期ループ回路及びリサンプリング手段を削除してA/D変換手段からの第1乃至第3のデジタル再生信号を第1乃至第3のトランスバースフィルタに別々に供給すると共に、遅延回路は位相同期ループ回路内の位相比較器から出力されるゼロポイント情報を遅延する構成としたものである。

【0016】また、第5の発明は、上記の目的を達成するため、読取手段からの第1の再生信号に基づいてビットクロックの自然数倍の周波数のシステムクロックを生成する位相同期ループ回路と、A/D変換手段から取り出された第1のデジタル再生信号のゼロポイント情報を検出するゼロ検出器とを設け、第1の発明におけるリサンプリング演算位同期ループ回路及びリサンプリング手段を削除してA/D変換手段からの第1乃至第3のデジタル再生信号を第1乃至第3のトランスバースフィルタに別々に供給すると共に、遅延回路はゼロ検出器からのゼロポイント情報を遅延する構成としたものである。

【0017】更に、第6の発明は、上記の目的を達成するため、減算回路の出力波形等化後再生信号が入力され、その波形等化後再生信号に基づいてビットクロックの自然数倍の周波数のシステムクロックを生成する位相同期ループ回路を設け、第2の発明におけるリサンプリング演算位同期ループ回路及びリサンプリング手段を削除してA/D変換手段からの第1乃至第3のデジタル再生信号を第1乃至第3のトランスバースフィルタに別々に供給する構成としたものである。

【0018】また、上記の目的を達成するため、第7の発明は、第1の発明における仮判別手段をパーシャルレスポンス等化の種類を示すPRモード信号と、再生信号

10

のランレングス制限符号の種類を示すRLモード信号と、遅延回路からの複数のゼロポイント情報と、波形等化後再生信号とを入力として受け、PRモード信号とRLモード信号で定まる状態遷移と、複数のゼロポイント情報のパターンとに基づき、波形等化後再生信号の目標値となる仮判別値を算出する仮判別回路と、仮判別値と波形等化後再生信号との差分値をエラー信号として出力する減算器とよりなる構成とし、第1の発明に更に、減算器から出力されるエラー信号が第1の入力端子に入力され、仮判別回路から出力される仮判別値が第2の入力端子に入力され、仮判別値に応じてエラー信号のうちの有効な成分だけを選択して出力するエラー選択回路を設け、第2及び第3の係数生成手段を、エラー選択回路から出力されるエラー信号に基づき、第2及び第3のフィルタ係数を別々に可変制御する構成としたものである。

【0019】本発明では、仮判別手段の出力エラー信号のうち、エラー選択回路によりゼロポイントから最も離れた目標値として仮判別された確からしくないエラー値を示す信号を無効化し（0に置き換えて出力し）、確からしいエラー信号だけを有効成分として取り出すようにしたため、正確なデータのみに基づいて疑似クロストーク生成用の第2及び第3のトランスバースフィルタの各フィルタ係数である第2及び第3のフィルタ係数を生成することができる。

【0020】また、上記の目的を達成するため、第8の発明では、上記のエラー選択回路の第1の入力端子には減算器から出力されるエラー信号を入力し、エラー選択回路の第2の入力端子にはリサンプリング演算位同期ループ回路がロックすべきゼロクロス点に相当する、リサンプリングによって形成されたサンプルポイントが存在するタイミングを示すゼロポイント情報を入力し、ゼロポイント情報が示すサンプルポイントのみ、又はゼロポイント情報が示すサンプルポイントとその直前直後のサンプルポイントで第1の入力端子に入力されるエラー信号を選択し、それ以外のサンプルポイントではエラー信号を無効化する構成とし、第9の発明では、エラー選択回路の第1の入力端子には減算回路から出力される波形等化後再生信号を入力し、第2の入力端子に入力される仮判別値に応じて波形等化後再生信号のうちのリサンプリング演算位同期ループ回路がロックすべきゼロクロス点に相当するサンプルポイントの有効成分だけを選択して出力し、それ以外のサンプルポイントでは波形等化後再生信号を無効化する構成としたものである。更に、第10の発明は、上記の目的を達成するため、エラー選択回路の第1の入力端子に波形等化後再生信号を入力し、第2の入力端子には上記のゼロポイント情報を入力し、ゼロポイント情報が示すサンプルポイントでのみ第1の入力端子に入力される波形等化後再生信号を選択し、それ以外のサンプルポイントでは波形等化後再生信

11

号を無効化する構成としたものである。

【0021】第8、第9及び第10の各発明では、いずれも第7の発明と同様に、エラー選択回路により確からしくないエラー値を示す信号を無効化し、確からしいエラー信号又はこのエラー信号と実質的に同じ値の波形等化後再生信号だけを有効成分として取り出すようにしたため、正確なデータのみに基づいて疑似クロストーク生成用の第2及び第3のトランスバーサルフィルタの各フィルタ係数である第2及び第3のフィルタ係数を生成することができる。

【0022】また、上記の目的を達成するため、第12の発明は、デジタル演算位同期ループ回路から取り出されたデジタルデータを書き込まれた後読み出されて第1のトランスバーサルフィルタへ出力する第1のメモリと、リサンプリング手段からの第1及び第2のサンプリング信号をそれぞれ別々に書き込んだ後読み出して第2及び第3のトランスバーサルフィルタへ別々に出力する第2及び第3のメモリとを有し、第1乃至第3のメモリは、それぞれビットクロックのタイミングで書き込み動作を行い、新たに生成したクロックのタイミングで読み出し動作を行うことを特徴とする。

【0023】この発明では、新しいクロックの周波数をマスタークロック周波数よりも低周波数とすることができ、後段の演算をこの新しいクロック周波数で行うことにより、演算時間に余裕ができ、ラッチ等を少なくすることができる。

【0024】第13の発明は、上記の目的を達成するため、読取手段が第1の再生信号のみを出力し、A/D変換手段が第1のデジタル再生信号のみを出力し、リサンプリング手段を削除した構成とし、第1のデジタル再生信号に基づいて生成された第1のトランスバーサルフィルタへ供給されるデジタルデータから、互いに1トラック走査期間程度異なる時間関係の第1乃至第3のデジタルデータを生成する遅延手段を有し、遅延手段から取り出された第1乃至第3のデジタルデータのうち遅延時間が最小の第1のデジタルデータと遅延時間が最大の第3のデジタルデータを第2及び第3のトランスバーサルフィルタへ供給し、第2のデジタルデータを第1のトランスバーサルフィルタへ供給する構成としたものである。

【0025】この発明では、3ビームを用いて走査すべきトラックの両側の隣接トラックから得られるクロストーク信号と同等の信号を遅延手段を用いて得ることができるため、リサンプリング手段を削除することができる。

【0026】また、第14の発明は、上記の目的を達成するため、読取手段が第1の再生信号のみを出力し、A/D変換手段が第1のデジタル再生信号のみを出力し、リサンプリング手段を削除した構成とし、第1のデジタル再生信号に基づいて生成された第1のトランス

12

バーサルフィルタへ供給されるデジタルデータを遅延する第1のメモリと、波形等化後再生信号をビタビ復号して得た復号データから、第1のメモリから出力される第1のデジタルデータに対してそれぞれ1トラック走査期間程度遅れている第1の復号データと1トラック走査期間程度進んでいる第2の復号データを生成する第2のメモリとを設け、第1のデジタルデータを第1のトランスバーサルフィルタへ供給し、第1及び第2の復号データを第2及び第3のトランスバーサルフィルタへ供給する構成としたものである。

【0027】この発明では、疑似クロストーク信号を生成するための第1及び第2のメモリに対して、通常のサンプリングデータよりもビット数の少ない1ビットのビタビ復号データを書き込み、読み出すようにしたため、第1及び第2のメモリのメモリ容量を最小にすることができる。

【0028】

【発明の実施の形態】次に、本発明の実施の形態について図面と共に説明する。図1は本発明になる記録情報再生装置の第1の実施の形態のブロック図を示す。この実施の形態では、記録媒体の一例としての光ディスクの隣接する3本の記録トラックに対し、3つのビームスポットを別々に形成する公知の3ビーム法を用いる。すなわち、図2に示すように、1回転当たり1本のトラックが形成されている光ディスクの任意のトラック $T_i$ から記録情報信号を再生するときは、再生専用の光ビームスポット $B_0$ をトラック $T_i$ に形成し、トラック $T_i$ の両側に隣接するトラック $T_{i-1}$ と $T_{i+1}$ のうち内周側トラック $T_{i-1}$ にはビームスポット $B_1$ を形成し、外周側トラック $T_{i+1}$ にはビームスポット $B_2$ を形成する。

【0029】これら3つのビームスポット $B_0$ 、 $B_1$ 、 $B_2$ は、中央のビームスポット $B_0$ を中心として、光ディスクの回転方向上、ビームスポット $B_1$ が後方位置（又は前方位置）に、ビームスポット $B_2$ が前方位置（又は後方位置）に配置された状態を保ってトラッキングされることは周知の通りである。これら3つのビームスポット $B_0$ 、 $B_1$ 、 $B_2$ による反射光は、公知の光学系を別々に通して読取信号に変換される。

【0030】上記の読取信号のうち、中央の再生すべきトラック $T_i$ の読取信号は、図1のA/D変換器11に供給され、内周側の隣接トラック $T_{i-1}$ の読取信号は、図1のA/D変換器12に供給され、外周側の隣接トラック $T_{i+1}$ の読取信号は、図1のA/D変換器13に供給される。A/D変換器11、12、13は入力された読取信号を、マスタークロックでサンプリングしてデジタル信号に変換して、次段のAGC・ATC回路14、15、16に供給し、ここで振幅が一定に制御される自動振幅制御（AGC）及び2値コンパレートの閾値を適切に直流（DC）制御する自動閾値制御（ATC）させる。

13

【0031】AGC・ATC回路14の出力信号は、リサンプリングDPLL17に供給される。リサンプリングDPLL17は、自分自身のブロックの中でループが完結しているデジタルPLL（位相同期ループ）回路で、入力信号に対し所望のビットレートでサンプリングしたデジタルデータをリサンプリング（間引き補間）演算して生成し、遅延調整器20を通してトランスバーサルフィルタ21に供給する。また、リサンプリングDPLL17は、ゼロレベルを読取信号が横切ること検出しており、それにより得られる0ポイント情報を遅延調整器22を通して後述のタップ遅延回路32に供給する。

【0032】更に、リサンプリングDPLL17は、ビットサンプリングのためのビットクロックBCLKを生成すると共に、リサンプリング演算のための内分する割合を示すパラメータT\_ratioを生成し、それらをリサンプリング回路18及び19にそれぞれ供給し、ここでAGC・ATC回路15及び16よりのデジタル信号をパラメータT\_ratioが示す割合でビットクロックBCLKでリサンプリング演算を行う。ビットクロックBCLKは、歯抜けクロック（Punctured Clock）である。なお、前記0ポイント情報は、ビットサンプリングのデータが、ゼロレベルとクロスするポイントをビットクロック単位で示している。

【0033】リサンプリング回路18及び19よりそれぞれ取り出された信号は、遅延調整器23、24を通してトランスバーサルフィルタ25、26に供給される。前記トランスバーサルフィルタ21及び上記のトランスバーサルフィルタ25、26は、それぞれ乗算器・低域フィルタ（LPF）27、28、29よりフィルタ係数（タップ係数）が入力されてそれに応じた特性のフィルタリング処理を入力信号に対して行う。

【0034】トランスバーサルフィルタ21は、乗算器・LPF27よりのタップ係数（フィルタ係数）に基づいて波形等化処理を行い、再生すべき所望のトラックからの読取信号の前後の信号との符号間干渉の影響を低減する。このトランスバーサルフィルタ21の出力波形等化後読取信号は、後述の減算器30及び31を通して仮判別回路33に供給され、ここでタップ遅延回路32よりの遅延信号と、パーシャルレスポンス（PR）の種類を示すPRモード信号と、光ディスクに記録されている信号のランレングス制限符号長（最小反転間隔や最大反転間隔）を示すRLモード信号とが入力され、これらに基づいて仮判別結果を出力する。

【0035】この仮判別結果と仮判別回路33の入力信号（減算器31の出力信号）とが減算器34において減算され、その差分値がエラー信号としてインバータ35で極性を反転された後、乗算器・LPF27に供給され、ここでトランスバーサルフィルタ21のタップ出力と乗算されて相関が検出され、LPFで積分される。乗

14

算器・LPF27の出力積分値は、上記のエラー信号の値を0にする、トランスバーサルフィルタ21のフィルタ係数（タップ係数）としてトランスバーサルフィルタ21に入力される。

【0036】上記のトランスバーサルフィルタ21、乗算器・LPF27、仮判別回路33、タップ遅延回路32、減算器34、インバータ35よりなるフィードバックループは、よく知られるLMSアルゴリズムを基本としているが、仮判別回路33は、本発明者が提案した回路であり、パーシャルレスポンス等化を前提とした仮判別（収束目標設定）を行う。

【0037】ここで、パーシャルレスポンス（PR）特性について更に説明するに、例えばPR（a, b, b, a）の特性を孤立波に付与して等化すると、その等化波形は（1, 7）RLLの場合、よく知られているように、0, a, a+b, 2a, 2b, a+2b, 2a+2bの7値をとる。この7値をビタビ復号器に入力すると、元のデータ（入力値）とPR等化後の再生信号（出力値）は、過去の信号の拘束を受け、これと（1, 7）RLLによって入力信号の“1”は2回以上続かないことを利用すると、図3に示すような状態遷移図で表わすことができることが知られている。

【0038】図3において、S0～S5は直前の出力値により定まる状態を示す。この状態遷移図から例えば状態S2にあるときは、入力値がa+2bのとき出力値が1となって状態S3へ遷移し、入力値が2bのとき出力値が1となって状態S4へ遷移するが、それ以外の入力値は入力されないことが分かり、また、もし入力されればそれはエラーであることが分かる。

【0039】ここで、上記の0ポイント情報の値Zが“1”であるときはゼロクロスポイントを示しており、これは、図3に示したPR（a, b, b, a）の状態遷移図では「a+b」という値で表わされており、状態S1→S2又は状態S4→S5へ遷移する過程において発生する。この場合、図3中、右半分の状態S2、S3及びS4は正の値の経路（a+b=0に正規化した場合、a+2b, 2a+2b, 2bのいずれか）を辿り、左半分の状態S5、S0及びS1は負の値の経路（a+b=0に正規化した場合、0, a, 2aのいずれか）を辿るため、ゼロクロスポイントの前又は後の値を参照することにより、正の経路なのか、負の経路なのかが判別できる。

【0040】しかも、あるゼロクロスポイントから次のゼロクロスポイントまでの間隔が分かれば、つまり状態S2から状態S5に至るまで、又は状態S5から状態S2に至るまでの遷移数がわかれば、経路が確定し、取り得べき値が各々のサンプル点に対して明確になる。

【0041】また、上記の状態遷移図で「a+b」以外の値、すなわちゼロクロスポイントでないときは、上記の0ポイント情報の値Zは“0”である。この状態遷移

10

20

30

40

50



図から、ゼロクロスポイント ( $Z=1$ ) は2つ連続して取り出されることはなく、また、 $RLL(1, X)$  の場合は、隣接する  $Z=1$  の間には最低1つの“0”が存在する (0ポイント情報の値  $Z$  が  $1 \rightarrow 0 \rightarrow 1$  と変化したとき、すなわち、状態  $S1 \rightarrow S2 \rightarrow S4 \rightarrow S5$ 、あるいは状態  $S4 \rightarrow S5 \rightarrow S1 \rightarrow S2$  と遷移したとき)。なお、 $RLL(2, X)$  の場合は、隣接する  $Z=1$  の間には最低2つの“0”が存在する。

【0042】実際の信号では、ノイズ等の影響により、ゼロクロスポイント自体の検出を誤ることも十分に予想されるが、フィードバック制御の場合、正しい判定のできる確率が誤る確率を上回っていれば、正しい方向に収束していくはずであり、また、十分な積分処理のため、単発のノイズは実用上問題ないと考えられる。

【0043】以上の点に着目し、仮判別回路33は、タップ遅延回路32からビットクロックの周期毎に入力される0ポイント情報の値  $Z$  を識別し、連続する5クロック周期の5つの値がオール“0”であるかどうか、上記の5つの値のうちの最初の値のみが“1”かどうか、上記の5つの値のうちの最後の値のみが“1”かどうか、上記の5つの値のうちの最初と最後の値が“1”で残りの3つの値は“0”かどうかを判別する。

【0044】これらのパターンは、着目する0ポイント情報の値  $Z$  を“0”としたとき、両側の0ポイント情報の値  $Z$  がいずれも“0”である場合であり、このときは信号波形が正側、又は負側に張り付いている場合であるので、これらのパターンのいずれかを満たすときは、大なる値  $P1$  を算出する。

【0045】上記のパターンのいずれでもないときは、連続する5クロック周期の5つの0ポイント情報の値  $Z$  が“01010”であるかどうか判別しこのパターンのときは  $RLL$  モード信号に基づき、 $RLL(1, X)$  のパリアルレスポンス等化であるかどうか判定する。このパターンは、 $RLL(1, X)$  のときのみ発生する可能性があるため、 $RLL(1, X)$  であるときは小なる値  $P2$  を算出する。

【0046】連続する5クロック周期の5つの0ポイント情報の値  $Z$  が“01010”でないときは、それら5つの0ポイント情報の値  $Z$  が“01001”、“10010”、“00010”及び“01000”のうちのいずれかのパターンであるかどうか判別する。これら4つのパターンは、着目する0ポイント情報の値  $Z$  を“0”としたとき、両側に隣接する0ポイント情報の値  $Z$  の一方が“1”である場合である。4つのパターンのどれかであるとき、あるいは“01010”であり、かつ、 $RLL$  モードが  $(1, X)$  でないと判定されたときは、 $P1$  及び  $P2$  の中間レベルの値  $P3$  が算出される。

【0047】値  $P1$ 、 $P2$  又は  $P3$  を算出すると、仮判別回路33に入力される現在時刻の波形等化信号が0以上であるときは最終仮判定レベル  $Q$  をそのときの  $P1$ 、

$P2$  又は  $P3$  の値とし、負であるときは最終仮判定レベル  $Q$  をそのときの  $P1$ 、 $P2$  又は  $P3$  の値と極性を反転する。また、上記のいずれでもないときは、最終仮判定レベル  $Q$  を0とする。

【0048】このように、仮判別回路33は、パリアルレスポンス等化の種類を示す  $PR$  モード信号と、再生信号のランレングス制限符号の種類を示す  $RLL$  モード信号と、タップ遅延回路32からの複数のゼロポイント情報と、減算器31の出力波形等化後再生信号とを入力として受け、 $PR$  モード信号と  $RLL$  モード信号で定まる状態遷移と、複数のゼロポイント情報のパターンとに基づき、波形等化信号の仮判別レベル  $Q$  を算出する。この仮判定レベル  $Q$  は目標値として図1の減算器34に供給され、実際の信号である波形等化後再生信号との差がとられてエラー信号とされる。

【0049】一方、図1のリサンプリング回路18及び19よりそれぞれ取り出された信号は、遅延調整器23、24により固定の遅延が与えられ、後述の擬似クロストークとの時間合わせを粗く行われてトランスバーサルフィルタ25、26に入力される。このトランスバーサルフィルタ25、26にタップ係数 (フィルタ係数) を供給する乗算器・ $LPF$  28、29は、前記減算器34から出力されるエラー信号が入力され、ここでトランスバーサルフィルタ25、26のタップ出力と乗算して隣接トラック信号の相関を抽出し、更にその相関値を  $LPF$  で積分してトランスバーサルフィルタ25、26に入力する。

【0050】このようにして、トランスバーサルフィルタ25、26のタップ係数 (フィルタ係数) は、隣接トラック信号の相関値に応じて更新され、トランスバーサルフィルタ25、26からは内周側、外周側の各トラックからの読取信号に対応した擬似クロストーク信号が取り出される。これらのトランスバーサルフィルタ25、26の出力擬似クロストーク信号は、トランスバーサルフィルタ21からの波形等化後の再生すべきトラックからの再生信号に、減算器30、31でそれぞれ減算される。これにより、減算器31からは、トランスバーサルフィルタ21からの波形等化後の再生すべきトラックの再生信号中のクロストークと相殺除去されて、 $S/N$  の良好な再生信号として出力される。この実施の形態は、フィードバック処理であるため、安定な動作が実現できる。

【0051】この実施の形態では、トランスバーサルフィルタ21を含む再生すべきトラックの再生信号の符号間干渉除去ブロックと、トランスバーサルフィルタ25及び26を含む隣接トラックからの再生信号に基づく擬似クロストーク生成ブロックには、いずれも同一のエラー信号を0にするべく各タップ係数 (フィルタ係数) を制御しているので、制御の衝突は発生しない。

【0052】また、パリアルレスポンス等化に対応し

た2次的効果として、すべてのサンプリングポイントの情報からエラー信号を抽出できるということがある。クロストーク成分がはっきり識別できるのは、所望トラックの再生信号が平坦のとき（反転間隔が大きい状態）であり、従来はこのレベルが確定できないため、ゼロクロスポイントのみでクロストーク成分の相関をとっていた。

【0053】これに対し、この実施の形態では、値が0又は $2a + 2b$ というような明確な値に向かって収束するため、この値からの誤差をエラー信号としてクロストーク成分との相関をとるようにしているため、正確、かつ、迅速な収束が可能である。他の値（ $a$ 、 $2a$ 、 $a + 2b$ 、 $2b$ 等）の場合も同じである。よって、仮に信号の平均反転間隔を $5T$ （ $T$ はビット周期）とすると、収束は5倍以上速くなることが容易に想像でき、かつ、誤った方向への収束もしなくなる。

【0054】また、リサンプリングDPLL17を用いる場合、A/D変換器11に用いられるサンプリングクロックはビットクロックに同期しておらず、それは隣接トラックの再生信号のサンプリングクロックについても同様である。一定の位相ずれは擬似クロストーク発生器でも吸収できる（トランスバーサルフィルタ25、26自体もリサンプリング演算器と見ることができる。）が、周波数がずれている場合などでは、サンプリング時間間隔が一定にならないため、従来の擬似クロストーク発生器では対応できない。

【0055】一方、この実施の形態では、リサンプリングDPLL17により生成した、リサンプリング演算時の内分割合 $T\_ratio$ 及びビットクロック $CLK$ を利用し、リサンプリング器18、19で隣接トラックからの再生信号のリサンプリング演算を行うようにしているため、周波数ずれに対応できる。また、位相については、後段の遅延調整器23、24により粗く合わせ、後はトランスバーサルフィルタ25及び26を用いた擬似クロストーク発生器に任せるようにしている。これにより、リサンプリングDPLL17を用いることができる。なお、遅延調整器23、24をリサンプリング器18、19の後段に配置したのは、この方が遅延用フリップフロップの段数を少なくできるからで、機能的にはリサンプリング器18、19の前段に配置してもよい。

【0056】リサンプリングDPLL17は独立にAGC・ATC回路14とトランスバーサルフィルタ21を含む再生すべきトラックの再生信号の符号間干渉除去ブロックとの間に挟まれ、かつ、自分自身のブロックの中でループが完結しているため、確実な収束が期待できる。一方、リサンプリングDPLL17を用いない場合は、外付けの電圧制御発振器（VCO）が必要であり、またA/D変換器でビットサンプリングが行われるため、A/D変換器を含んだPLLループが形成され、A/D変換器として高速なものが要求されるのでコストが

高くなる。

【0057】また、リサンプリングDPLL17を用いない場合は、AGC・ATC回路を含んだPLLループが形成されるため、各々が干渉し、適切な方向へ収束できない場合があり、更に、AGCループ、ATCループ、PLLループをすべて外へ出し、アナログ回路で構成することも考えられるが、電圧制御増幅器（VCA）の追加が必要で、またアナログ回路特有の経時変化・部品ばらつきの悪影響を受ける。以上により、この実施の形態のように、リサンプリングDPLLを用いる構成が望ましいことが明らかであり、特に光ディスクでは記録再生系が周波数特性において高域減衰特性を有するため、オーバーサンプリングに適している。

【0058】次に、この実施の形態のシミュレーション波形について説明する。図4～図7はクロストークキャンセルを行わないときのシミュレーション波形で、横軸は時間軸である。図4中、I、II及びIIIは、リサンプリングDPLL17の出力信号波形、トランスバーサルフィルタ25又は26からの擬似クロストーク信号波形及び仮判別回路33の入力信号波形を示す。また、図5はトランスバーサルフィルタ25又は26のタップ係数を、図6は仮判別回路33の入力信号のアイパターンを示す。

【0059】更に、図7中、IVはリサンプリングDPLL17の出力信号を記録信号と比較して得たエラーフラグ、Vは減算器31を通して出力された信号を更にビタビ復号した再生データを記録信号と比較して得たエラーフラグである。この実施の形態の動作を行わない、クロストークキャンセラ、オフであるにもかかわらず、復号信号のエラーフラグVはリサンプリングDPLL17の出力信号のエラーフラグIVの発生頻度が少なくエラーが低減しているが、これはトランスバーサルフィルタ21による波形等化とビタビ復号による。

【0060】一方、図8～図11はこの実施の形態によりクロストークキャンセルを行うときのシミュレーション波形で、横軸は時間軸である。図8中、VI、VII及びVIIIは、リサンプリングDPLL17の出力信号波形、トランスバーサルフィルタ25又は26からの擬似クロストーク信号波形及び仮判別回路33の入力信号波形を示す。同図からわかるように、擬似クロストーク信号波形は、動作開始後短時間で定常状態に収束しており、仮判別回路33の入力信号波形はクロストーク信号が除去されて振幅がほぼ一定となっている。

【0061】また、図9はトランスバーサルフィルタ25又は26のタップ係数を、図10は仮判別回路33の入力信号のアイパターンを示す。タップ係数は可変され、またアイパターンはクロストークキャンセラ、オフの場合に比べて開いていることがわかる。更に、図11中、IXはリサンプリングDPLL17の出力信号を記録信号と比較して得たエラーフラグ、Xは減算器31を通

19

して出力された信号を更にビタビ復号した再生データを記録信号と比較して得たエラーフラグである。

【0062】図7と図11を対比して分かるように、リサンプリングDPLL17の出力信号を記録信号と比較して得たエラーフラグは、クロストークキャンセラ動作をするか否かに関係なく同じであるが、クロストークキャンセラ動作をしたときは、しないときに比べて、ビタビ復号した再生データのエラーが殆どないことがわかる。つまり、本実施の形態により、ビタビ復号により取り除くことができなかったエラーを、動作開始直後を除き完全に取り除けていることが分かる。

【0063】次に、本発明の他の実施の形態について説明する。図12は本発明になる記録情報再生装置の第2の実施の形態のブロック図を示す。同図中、図1と同一構成部分には同一符号を付し、その説明を省略する。図12の第2の実施の形態は、A/D変換器11~13と、AGC・ATC回路14~16の間にデジタルのプリイコライザ(PreEQ)37~39を用いた点に特徴がある。

【0064】図13は本発明になる記録情報再生装置の第3の実施の形態のブロック図を示す。同図中、図1と同一構成部分には同一符号を付し、その説明を省略する。図13の第3の実施の形態は、A/D変換器11~13の入力側にアナログのプリイコライザ(PreEQ)41~43を用いた点に特徴がある。

【0065】図14は本発明になる記録情報再生装置の第4の実施の形態のブロック図を示す。同図中、図1と同一構成部分には同一符号を付し、その説明を省略する。図14の第4の実施の形態は、仮判別にゼロポイント情報を用いず固定の閾値を用いて判別する仮判別回路45を設けた点に特徴がある。すなわち、減算器31から取り出された波形等化後の再生信号は、後段のビタビ復号回路へ出力される一方、仮判別回路45に供給され、ここで所定の閾値と比較されてゼロクロスポイントが検出され、このゼロクロスポイントの連続パターン系列から前述したアルゴリズムで仮判別を行う。

【0066】この仮判別回路45による仮判別結果と仮判別回路45の入力信号(減算器31の出力信号)とが減算器34において減算され、その差分値がエラー信号としてインバータ35で極性を反転された後、乗算器・LPF27に供給され、上記のエラー信号の値を0にする、トランスバーサルフィルタ21のフィルタ係数(タップ係数)とされてトランスバーサルフィルタ21に入力される。この実施の形態では、リサンプリングDPLL17からのゼロポイント情報を用いないので、遅延調整器22及びタップ遅延回路32が不要となる。

【0067】図15は本発明になる記録情報再生装置の第5の実施の形態のブロック図を示す。同図中、図1と同一構成部分には同一符号を付し、その説明を省略する。図15において、光ディスクに形成されたトラック

20

群中の隣接する3つのトラックのうち、中央の再生すべきトラックTiの読取信号は、電圧制御増幅器(VCA)47に入力され、内周側の隣接トラックTi-1の読取信号はVCA48に入力され、外周側の隣接トラックTi+1の読取信号は、VCA49に入力されてレベル及びDCが制御される。

【0068】VCA47、48、49の各出力読取信号は、次段のA/D変換器50、51、52に供給されてマスタークロックでサンプリングされてデジタル信号に変換され、次段の固定イコライザ(EQ)53、54、55でイコライザ特性が付与された後、AGC・ATC検出回路56、57、58に供給され、ここで振幅が一定に制御される自動振幅制御(AGC)及び2値コンパレートの閾値を適切に直流(DC)制御する自動閾値制御(ATC)のための利得制御信号及びDC制御信号が生成される。この利得制御信号はVCA47、48、49に供給されて、その利得を可変制御する。これにより、この実施の形態では、AGCとATCをアナログ回路と共に行うことができる。

【0069】図16は本発明になる記録情報再生装置の第6の実施の形態のブロック図を示す。同図中、図1及び図15と同一構成部分には同一符号を付し、その説明を省略する。図16において、光ディスクに形成されたトラック群中の隣接する3つのトラックのうち、中央の再生すべきトラックTiの読取信号は、アナログのAGC・ATC回路61に入力され、内周側の隣接トラックTi-1の読取信号はアナログのAGC・ATC回路62に入力され、外周側の隣接トラックTi+1の読取信号は、アナログのAGC・ATC回路63に入力されて、それぞれ振幅が一定に制御されると共に2値コンパレートの閾値を適切に制御される。

【0070】AGC・ATC回路61、62、63の各出力読取信号は、次段のA/D変換器50、51、52に供給されてマスタークロックでサンプリングされてデジタル信号に変換され、A/D変換器50の出力だけ次段の固定イコライザ(EQ)53でイコライザ特性が付与される。この実施の形態は、AGCとATCをアナログ回路であるAGC・ATC回路61、62、63のみで行うようにしたものである。

【0071】図17は本発明になる記録情報再生装置の第7の実施の形態のブロック図を示す。同図中、図1と同一構成部分には同一符号を付し、その説明を省略する。図17の第7の実施の形態は、ゼロポイント情報を減算器31からビタビ復号器へ出力される波形等化後再生信号から抽出するようにした点に特徴がある。

【0072】すなわち、減算器31から取り出された波形等化後再生信号は、ゼロ検出器65に供給され、ここで極性が反転した場合、近傍の2つのサンプル点のうち、より0に近い方のサンプル点でゼロポイント情報として検出される。ゼロ検出器65より取り出されたゼロ

21

ポイント情報は、タップ遅延回路32に入力される。これにより、図1と同様の仮判別アルゴリズムに従って、仮判別結果が得られる。

【0073】図18は本発明になる記録情報再生装置の第8の実施の形態のブロック図を示す。同図中、図1と同一構成部分には同一符号を付し、その説明を省略する。図18に示す第8の実施の形態は、リサンプリングDPLL17、リサンプリング回路18及び19を用い

ないで、記録情報を再生するようにしたものである。すなわち、AGC・ATC回路14、15、16の各出力デジタル読取信号は、直接に遅延調整器20、23、24を通してトランスバースフィルタ21、25、26に供給される。

【0074】減算器31より取り出されたクロストークが除去され、かつ、波形等化された再生信号は、仮判別回路33に供給される一方、ゼロクロス検出・位相比較器67に供給され、ここでゼロクロス検出され、その検出ゼロクロス点の位相と電圧制御発振器(VCO)69よりのビットクロックの位相とを位相比較して位相誤差信号として生成される。この位相誤差信号は、ループフィルタ68を通してアナログ又はデジタルの電圧制御発振器(VCO)69に制御電圧として印加され、その出力システムクロック周波数を可変制御する。VCO69の出力システムクロックはビットクロックの自然数倍の周波数であり、装置のクロックが必要な各ブロックに印加される。

【0075】図19は本発明になる記録情報再生装置の第9の実施の形態のブロック図を示す。同図中、図13と同一構成部分には同一符号を付し、その説明を省略する。図19において、光ディスクに形成されたトラック群中の隣接する3つのトラックのうち、中央の再生すべきトラックTiの読取信号は、アナログのAGC・ATC回路71に入力され、内周側の隣接トラックTi-1の読取信号はアナログのAGC・ATC回路72に入力され、外周側の隣接トラックTi+1の読取信号は、アナログのAGC・ATC回路73に入力されて、それぞれ振幅が一定に制御されると共に2値コンパレートの閾値を適切に制御される。

【0076】AGC・ATC回路71の出力読取信号は、次段の固定イコライザ(EQ)41でイコライザ特性が付与された後、A/D変換器11に供給されてビットクロックでサンプリングされてデジタル信号に変換される。また、AGC・ATC回路72、73の各出力読取信号は、A/D変換器12、13に供給されてビットクロックでサンプリングされてデジタル信号に変換される。A/D変換器11、12、13の各出力デジタル信号は、遅延調整器20、23、24を通してトランスバースフィルタ21、25、26に供給される。

【0077】また、固定イコライザ41の出力アナログ信号は、位相比較器74、ループフィルタ75及び76

22

からなるPLL回路に供給されてビットクロックの自然数倍の周波数のシステムクロックとされる。一方、ゼロ検出器77は、遅延調整器20からの信号の極性が反転したときに、近傍の2つのサンプル点のうち、より0に近い方をゼロポイント情報としてタップ遅延回路32に供給する。この実施の形態も上記の各実施の形態と同様の特長を有する。

【0078】図20は本発明になる記録情報再生装置の第10の実施の形態のブロック図を示す。同図中、図14、図18及び図19と同一構成部分には同一符号を付し、その説明を省略する。図20に示す第10の実施の形態は、ATC・AGCをアナログ回路のみで行い、デジタルVCOを用いずに固定閾値判別を行う構成としたものである。図20において、減算器31から取り出された波形等化後の再生信号は、後段のビタビ復号回路へ出力される一方、仮判別回路45に供給され、ここで所定の閾値と比較されてゼロクロスポイントが検出され、このゼロクロスポイントの連続パターン系列から前述したアルゴリズムで仮判別を行う。

【0079】図21は本発明になる記録情報再生装置の第11の実施の形態のブロック図を示す。同図中、図1と同一構成部分には同一符号を付し、その説明を省略する。図21に示す第11の実施の形態は、第1の入力端子に減算器34から出力されるエラー信号が入力され、第2の入力端子に仮判別回路33の出力仮判別値が入力されるエラー選択回路81を設けた点に特徴がある。

【0080】エラー選択回路81は、図22に示すように、第1の入力端子811に第3の減算器34から出力されたエラー信号が入力され、第2の入力端子812に仮判別回路33から出力された仮判別値が入力される選択回路813、スイッチ回路814及び0発生器815から構成されている。仮判別回路33から出力される仮判別値は、PR等化の目標値に設定されているはずであり、その目標値からのずれがエラー信号として出力されているので、選択回路813は仮判別回路33が目標値としてゼロクロスポイントに対応した0\*を出力するときには"1"を出力する。

【0081】また、RLL(2, X)の場合、選択回路813は上記の仮判別値が+b\*、-b\*であるときも"1"を出力する。このbは、PR(a, b, b, a)におけるbの値を、\*はRLL(1, X)又はRLL

(2, X)の中央値(a+b)が0になるようにオフセットした後の値であることを示すものとする。選択回路813は仮判別値が+b\*又は-b\*のときは、ゼロクロスポイントの直前又は直後の値であると判断して"1"を出力する。仮判別値が上記の値以外のときは、選択回路813は"0"を出力する。RLL(1, X)のときは+(b-a)\*、-(b-a)\*のときにゼロクロスポイントの直前又は直後の値であると判断して、"1"を、それ以外のときは"0"を出力する。

23

【0082】スイッチ回路814は、端子aに入力されるエラー信号と、端子bに入力される0発生器815からの固定の値0を入力として受けると共に、選択回路813の出力信号がスイッチング信号として供給され、選択回路813の出力信号が“1”のときは端子aに入力されたエラー信号の有効成分を選択し、選択回路813の出力信号が“0”のときは端子bに入力された値0を選択する。選択回路813で選択された信号は、出力端子816を介して図21の乗算器・LPF28、29にそれぞれ供給され、疑似クロストーク成分抽出用トランスバースフィルタ25、26からのタップ出力と乗算された後高域周波数成分が除去された後、上記のエラー信号を0にするようなタップ係数（フィルタ係数）とされてトランスバースフィルタ25、26にそれぞれ入力される。

【0083】次に、この実施の形態の作用について、RLL(2, X)を例にとり説明する。エラー選択回路81を有しない第1～第10の実施の形態では、再生信号の波形歪みが少ない場合は、隣接トラックからのクロストークがない場合は図23(A)にIで、また図23

(B)に示すようなクロストーク成分が含まれている場合は、図23(C)にIIでそれぞれ示すように、トランスバースフィルタ21の出力信号が正しくPR等化され、減算器34からは図23(D)に示すようなエラー信号が抽出される。このエラー信号は、図23(B)のクロストーク成分を表しており、つまり、隣接トラック信号とも相関性が高く、正しく疑似クロストーク成分を発生させることができる。

【0084】なお、図23中、丸印は、目標値0（ゼロクロスポイント）のときのサンプル点、×印は目標値が $+b^*$ 又は $-b^*$ のときのサンプル点、白三角印は目標値が $(a+b)^*$ 又は $-(a+b)^*$ のときのサンプル点をそれぞれ示す（後述の図24～図25も同様）。

【0085】ところが、光ディスクからの再生信号に見られるように、再生信号に歪みが大きいときは、隣接トラックからのクロストークがない場合は図24(A)にIIIで、また図24(B)に示すようなクロストーク成分が含まれている場合は、図24(C)にIVでそれぞれ示すように、トランスバースフィルタ21の出力信号が正しくPR等化されず、減算器34からは図24

(D)に示すように、特に白三角印で示すサンプル点が目標値から大きくずれたエラー信号が取り出される。

【0086】つまり、減算器34の出力エラー信号は、ゼロクロス付近でないサンプル点に不正確なデータが現れ、図24(B)に示したクロストーク成分とはずれたものとなり、隣接トラック信号とも相関性が低くなってしまっている。よって、疑似クロストーク成分を正しく発生させることができず、クロストークキャンセルによる効果が半減してしまう。

【0087】そこで、この実施の形態では、図22に示

24

した構成のエラー選択回路81を図21に示すように減算器34の入出力側に設け、目標値0、 $+b^*$ 又は $-b^*$ のときのゼロクロス付近のサンプル点以外のサンプル点のエラー信号は出力せず、固定値0を出力することでエラー信号を無効化するようにしているため、歪みが大きくてクロストークがない場合は図25(A)にIII(図24(A)のIIIと同じ)で、図25(B)に示すクロストークを含む場合は図25(C)にIV(図24(C)のIVと同じ)で示すように、いずれも正しくPR等化されていない信号がトランスバースフィルタ21から出力されるような場合であっても、エラー選択回路81から出力されるエラー信号は図25(D)に模式的に示すように、ゼロクロス付近でないサンプル点は黒三角印で示すように固定値0に置き換えられる。

【0088】このため、エラー選択回路81が存在しないときに目標値とのずれが大きく発生したサンプル位置でも、この実施の形態では図25(D)に示すように、目標値とのずれがないようにされる。このように、この実施の形態では、エラー信号のうち確からしくないエラー信号を無効化し、確からしいゼロクロス付近のサンプル点だけをエラー信号の有効成分として用いことにより、正しい目標値に収束でき、正しくエラーを抽出することができ、結果としてエラーレートを上向きでき、次世代VDR(15～20Gバイト以上)等の高密度記録媒体の再生装置の実現も可能である。なお、前記の各実施の形態に比べてこの実施の形態ではエラー信号の一部を無効化しているので効率が落ちるが、ループゲインを上げることで効率の低下を抑えることができる。

【0089】図26はエラー選択回路81の他の実施の形態のブロック図を示す。同図中、図22と同一構成部分には同一符号を付し、その説明を省略する。図26に示す実施の形態は、図22の選択回路813とは異なる構成の選択回路818を用いた点に特徴を有する。この選択回路818は、仮判別回路33が目標値としてゼロクロスポイントに対応した0 $^*$ を出力するときのみ

“1”を出力し、それ以外の仮判別値を出力するときは“1”を出力する。従って、この実施の形態では、エラー選択回路81は最も確からしいサンプル点のエラー信号だけを出力し、それ以外のサンプル点のエラー信号は無効化する。

【0090】図27は本発明になる記録情報再生装置の第12の実施の形態のブロック図を示す。同図中、図1と同一構成部分には同一符号を付し、その説明を省略する。図27に示す第12の実施の形態は、第1の入力端子に減算器34から出力されるエラー信号が入力され、第2の入力端子にリサンプリングDPLL17から遅延調整回路22及びタップ遅延回路32を通して0ポイント情報が入力されるエラー選択回路83を設けた点に特徴がある。

【0091】図28はエラー選択回路83とタップ遅延

25

回路 32 の一部の回路 32a を示す。リサンプリング DPLL 17 からの 0 ポイント情報は、リサンプリング DPLL 17 がロックすべきゼロクロス点に相当する、リサンプリングによって形成されたサンプルポイントが存在するタイミングを示す情報（例えば、そのポイントだけ”1”で、それ以外は”0”）であり、図 28 の縦続接続された 2 つのラッチ回路 321 及び 322 によりそれぞれ 1 サンプルクロックずつ遅延されて OR 回路 323 に供給されると共に、直接に OR 回路 323 に供給される。従って、OR 回路 323 からは連続する 3 つの 0 ポイント情報の少なくともどれか 1 つが”1”であるときのみ”1”が出力され、スイッチ回路 831 にスイッチング信号として印加される。

【0092】このスイッチ回路 831 は、OR 回路 323 の出力信号が”1”のときは、減算器 34 から出力されたエラー信号を選択して出力端子 833 へ出力し、OR 回路 323 の出力信号が”0”のときは、0 発生器 832 から出力された固定の値”0”を選択して出力端子 833 へ出力する。

【0093】ここで、OR 回路 323 に入力される連続する 3 クロック周期の 3 つの 0 ポイント情報の少なくともどれか一つが”1”であるときには、リサンプリング DPLL 17 に入力されるデジタル再生信号がゼロクロスサンプル値及びその直前のサンプル値と直後のサンプル値の計 3 つのサンプル値のどれかであることを示しており、よって、スイッチ回路 831 はこのときの減算器 34 から出力されるエラー信号のみを選択し、それ以外のサンプル値のタイミングでは、0 発生器 832 からの固定値 0 を選択する。これにより、図 22 の構成のエラー選択回路 81 と同様にエラー選択回路 83 からはゼロクロス付近でない確からしくないエラー信号を無効化し、確からしいエラー信号のみを選択出力するため、エラー選択回路 81 使用時と同様の効果を得ることができる。

【0094】なお、エラー選択回路 83 は図 29 のブロック図に示す如き構成とすることもできる。図 29 に示すエラー選択回路 83 は、リサンプリング DPLL 17 がロックすべきゼロクロス点に相当する、リサンプリングによって形成されたサンプルポイントが存在するタイミングを示す 0 ポイント情報をラッチ回路 835 によりラッチして、スイッチ回路 831 にスイッチング信号として供給する。これにより、疑似クロストーク成分抽出用トランスバーサルフィルタ 25、26 に供給されているエラー信号を、0 ポイント情報が示すタイミングのものだけを選択して出力し、それ以外のサンプル点のエラー信号は無効化する。これにより、最も確からしいエラー信号のみを選択出力できる。

【0095】図 30 は本発明になる記録情報再生装置の第 13 の実施の形態のブロック図を示す。同図中、図 1 と同一構成部分には同一符号を付し、その説明を省略す

26

る。図 30 に示す第 13 の実施の形態は、第 1 の入力端子に第 2 の減算器 31 から出力されるメイン信号（波形等化後再生信号）が入力され、第 2 の入力端子に仮判別回路 33 からの仮判別値が入力されるエラー選択回路 85 を設けた点に特徴がある。

【0096】エラー選択回路 85 は、図 31 に示すように、第 1 の入力端子 851 に第 2 の減算器 31 から出力されたメイン信号が入力され、第 2 の入力端子 852 に仮判別回路 33 から出力された仮判別値が入力される選択回路 853、スイッチ回路 854 及び 0 発生器 855 から構成されている。仮判別回路 33 から出力される仮判別値は、PR 等化の目標値に設定されているはずであり、その目標値からのずれがエラー信号として出力されているので、選択回路 853 は仮判別回路 33 が目標値としてゼロクロスポイントに対応した 0\* を出力するときのみ”1”を出力し、それ以外では”0”を出力する。

【0097】スイッチ回路 854 は、端子 a に入力されるメイン信号と、端子 b に入力される 0 発生器 855 からの固定の値 0 を入力として受けると共に、選択回路 853 の出力信号がスイッチング信号として供給され、選択回路 853 の出力信号が”1”のときは端子 a に入力されたメイン信号の有効成分を選択し、選択回路 853 の出力信号が”0”のときは端子 b に入力された値 0 を選択する。スイッチ回路 854 で選択された信号は、出力端子 856 を介して図 30 の乗算器・LPF 28、29 にそれぞれ供給され、疑似クロストーク成分抽出用トランスバーサルフィルタ 25、26 からのタップ出力と乗算された後高域周波数成分が除去された後、上記のエラー信号を 0 にするようなタップ係数（フィルタ係数）とされてトランスバーサルフィルタ 25、26 にそれぞれ入力される。

【0098】この実施の形態では、仮判別値がゼロクロスポイントに対応した”0”であるときのサンプル点では、減算器 34 からのエラー信号と減算器 31 から出力されるメイン信号（サンプルデータ信号、すなわち波形等化後再生信号）と同じであるので、エラー選択回路 85 がエラー信号に代えて減算器 31 からのメイン信号を選択して（つまり、ゼロクロス以外の、ある条件下においては、不正確なデータを無効にして）、エラー信号として出力するようにしたものである。この実施の形態も第 11 の実施の形態や第 12 の実施の形態と同様の効果を得ることができる。

【0099】図 32 は本発明になる記録情報再生装置の第 14 の実施の形態のブロック図を示す。同図中、図 1 と同一構成部分には同一符号を付し、その説明を省略する。図 32 に示す第 14 の実施の形態は、第 1 の入力端子に第 2 の減算器 31 から出力されるメイン信号が入力され、第 2 の入力端子にリサンプリング DPLL 17 から遅延調整回路 22 及びタップ遅延回路 32 を通して 0

ポイント情報が入力されるエラー選択回路87を設けた点に特徴がある。

【0100】エラー選択回路87は、図33に示すように、リサンプリングDPLL17がロックすべきゼロクロス点に相当する、リサンプリングによって形成されたサンプルポイントが存在するタイミングを示す0ポイント情報をラッチ回路871によりラッチして、スイッチ回路872にスイッチング信号として供給する。スイッチ回路872の端子aには第2の減算器31から出力されたメイン信号が入力され、端子bには0発生器873からの固定値0が入力される。

【0101】ここで、ラッチ回路871から出力される0ポイント情報が示すタイミングは、ゼロクロスポイントに対応したサンプル点であり、このサンプル点では減算器34からのエラー信号と減算器31から出力されるメイン信号（サンプルデータ信号）と同じであるので、エラー選択回路87がエラー信号に代えて減算器31からのメイン信号を選択して出力するようにしたものである。

【0102】この実施の形態では、エラー選択回路87はリサンプリングDPLL17がロックすべきゼロクロスポイントに相当する、リサンプリングによって形成されたサンプルポイントが存在するタイミングを示す信号（ラッチ回路871の出力信号z3）に応じて、減算器31からのメイン信号のうちの有効な成分だけを選択して（つまり、ゼロクロス以外の、ある条件下においては、不正確なデータを無効にして）、エラー信号として出力するようにしているため、第11の実施の形態～第13の実施の形態と同様の効果を得ることができる。

【0103】図34は本発明になる記録情報再生装置の第15の実施の形態のブロック図を示す。同図中、図1と同一構成部分には同一符号を付し、その説明を省略する。図34において、リサンプリングDPLL17から取り出されたデジタルデータと0ポイント情報のうち、デジタルデータはFIFO91に供給され、また、0ポイント情報はFIFO92に供給され、それぞれリサンプリングDPLL17で生成されたビットクロックのタイミングで書き込まれる。また、リサンプリング回路18及び19よりそれぞれ取り出された第1及び第2のサンプリング信号は、FIFO93、94に供給されて上記のビットクロックのタイミングで書き込まれる。

【0104】FIFO91、92、93及び94に書き込まれた信号は、それぞれ例えばビットクロックの発生する周波数の平均値に相当する新しいクロックにより読み出され、次段の遅延調整器20、22、23、24に供給される。これにより、トランスバースフィルタ21、25、26の演算やタップ遅延回路32は新しいクロックにより動作する。この新しいクロックは、前記の各実施の形態におけるマスタークロックよりも低い周波

数である。

【0105】ところで、前記の各実施の形態では、リサンプリングDPLL17、トランスバースフィルタ21、仮判別回路33、タップ遅延回路32がフルデジタル処理で前述した優れた効果を奏するものであるが、動作周波数はマスタークロックなので、すべての演算がマスタークロック周波数の下で行われる必要があり、システムによっては、ICデバイスによる速度制限・消費電力の点で適さない場合が考えられる。

【0106】これに対し、この実施の形態では、リサンプリングDPLL17から出力されるデジタルデータ及びゼロポイント情報と、リサンプリング回路18及び19から出力される第1及び第2のサンプリング信号に対して、それぞれFIFO91、92、93及び94からマスタークロックよりも低い周波数の新しいクロック周波数のタイミングで読み出し、後段の演算を新しいクロックを用いて行うようにしているため、回路の動作周波数が低いためにICデバイスによる速度制限・消費電力の問題を解決することができる。

【0107】図35は本発明になる記録情報再生装置の第16の実施の形態のブロック図を示す。同図中、図1と同一構成部分には同一符号を付し、その説明を省略する。図35において、リサンプリングDPLL17より取り出されたデジタルデータは、遅延されることなく直接にトランスバースフィルタ26に供給される一方、2段縦続接続されたFIFO95及び96を通してトランスバースフィルタ25に供給され、またFIFO95の出力遅延デジタルデータがトランスバースフィルタ21に供給される。

【0108】ここで、FIFO95及び96はそれぞれ所定の遅延時間 $\tau$ を有するため、トランスバースフィルタ21に入力されるデジタルデータに対して、トランスバースフィルタ25に入力されるデジタルデータは時間 $\tau$ だけ遅れており、一方、トランスバースフィルタ26に入力されるデジタルデータは時間 $\tau$ だけ進んだ信号である。

【0109】上記の所定の遅延時間 $\tau$ は、約1トラック走査期間分の時間であるため、トランスバースフィルタ25に入力されるデジタルデータは、トランスバースフィルタ21に入力されるデジタルデータが得られたときのビームスポット位置よりも1トラック内周側（ビームが内周から外周へ進む場合）の隣接トラック位置からの信号であり、一方、トランスバースフィルタ26に入力されるデジタルデータは、トランスバースフィルタ21に入力されるデジタルデータが得られたときのビームスポット位置よりも1トラック外周側（ビームが内周から外周へ進む場合）の隣接トラック位置からの信号である。

【0110】これにより、図1の実施の形態では、3ビームにより主トラックの両側に隣接するトラックから別

29

々に得た第1及び第2のクロストーク信号をトランスバーサルフィルタ25、26に入力していたのに対し、この実施の形態ではFIFO95及び96により必要な遅延を与えることにより、上記の第1及び第2のクロストーク信号に置き換えた信号を生成でき、図1の実施の形態で必要であった、第2及び第3の読み取り手段やリサンプリング回路18及び19を含むリサンプリング手段を不要にでき、結果として、単一ビームでのクロストークキャンセルが実現され、メモリ以外の回路も縮小できる。

【0111】図36は本発明になる記録情報再生装置の第17の実施の形態のブロック図を示す。同図中、図18と同一構成部分には同一符号を付し、その説明を省略する。図36に示す第17の実施の形態も第16の実施の形態と同様に、FIFO97及び98によりAGC・ATC回路14の出力読み取り信号に対して、必要な遅延を与えることにより、前記第1及び第2のクロストーク信号に置き換えた信号を生成でき、図18の実施の形態で必要であった、第2及び第3の読み取り手段やAGC・ATC回路15及び16を含むリサンプリング手段を不要にでき、結果として、単一ビームでのクロストークキャンセルが実現され、メモリ以外の回路も縮小できる。

【0112】図37は本発明になる記録情報再生装置の第18の実施の形態のブロック図を示す。同図中、図19と同一構成部分には同一符号を付し、その説明を省略する。図37に示す第18の実施の形態も第16及び第17の実施の形態と同様に、FIFO99及び100によりA/D変換器11の出力読み取り信号に対して、必要な遅延を与えることにより、前記第1及び第2のクロストーク信号に置き換えた信号を生成でき、図19の実施の形態で必要であった、第2及び第3の読み取り手段やAGC・ATC回路72及び73、A/D変換器12及び13を含むリサンプリング手段を不要にでき、結果として、単一ビームでのクロストークキャンセルが実現され、メモリ以外の回路も縮小できる。

【0113】図38は本発明になる記録情報再生装置の第19の実施の形態のブロック図を示す。同図中、図1と同一構成部分には同一符号を付し、その説明を省略する。図35、図36及び図37に示した第16、第17及び第18の実施の形態では、それぞれ必要トラック分のFIFOを用いることで、読み出す手段を1つにするものであるが、メモリ素子であるFIFO95～100に入力されるサンプリング信号は、例えば8ビットの値を持つ信号であるため、FIFO95～100のメモリ容量が大きくなる。

【0114】そこで、この実施の形態では、疑似クロストーク生成のための、トランスバーサルフィルタ25及び26に入力される信号を、ビタビ復号器から出力される1ビットデータを用い、トランスバーサルフィルタ2

30

6には直接に当該1ビットデータを入力し、トランスバーサルフィルタ25にFIFO101により2トラック走査期間分程度の遅延を付与して入力する。

【0115】一方、リサンプリングDPLL17から出力されたデジタルデータは、FIFO102により約1トラック走査期間分遅延された後、トランスバーサルフィルタ21に供給され、また、リサンプリングDPLL17から出力されたデジタルデータは、FIFO103により約1トラック走査期間分遅延された後、タップ遅延回路32に供給される。

【0116】これにより、トランスバーサルフィルタ25に入力されるデジタルデータは、トランスバーサルフィルタ21に入力されるデジタルデータが得られたときのビームスポット位置よりも1トラック内周側（ビームが内周から外周へ進む場合）の隣接トラック位置からのビタビ復号データであり、一方、トランスバーサルフィルタ26に入力されるデジタルデータは、トランスバーサルフィルタ21に入力されるデジタルデータが得られたときのビームスポット位置よりも1トラック外周側（ビームが内周から外周へ進む場合）の隣接トラック位置からのビタビ復号データである。

【0117】この結果、前記第1及び第2のクロストーク信号に置き換えた信号として、ビタビ復号データをトランスバーサルフィルタ25及び26に入力でき、図1の実施の形態で必要であった、第2及び第3の読み取り手段やリサンプリング手段を不要にでき、結果として、単一ビームでのクロストークキャンセルが実現され、メモリ以外の回路も縮小でき、更に、ビタビ復号データは1ビットであるので、FIFO101のメモリ容量を前記FIFO95～100のそれに比べて小さくできる（例えば、元のサンプリングデータが8ビットなら1/8）。

【0118】図39は本発明になる記録情報再生装置の第20の実施の形態のブロック図を示す。同図中、図18と同一構成部分には同一符号を付し、その説明を省略する。この実施の形態は、FIFO104によりAGC・ATC回路14の出力信号を約1トラック走査期間遅延した後、トランスバーサルフィルタ21に供給する一方、1ビットのビタビ復号データを遅延することなくトランスバーサルフィルタ26に供給すると共に、FIFO105で約2トラック走査期間遅延した後、トランスバーサルフィルタ25に供給する。

【0119】これにより、図38の第18の実施の形態と同様に、FIFO105のメモリ容量を図36のFIFO97、98のそれに比べて小さくできる（例えば、元のサンプリングデータが8ビットなら1/8）。

【0120】図40は本発明になる記録情報再生装置の第21の実施の形態のブロック図を示す。同図中、図19と同一構成部分には同一符号を付し、その説明を省略する。この実施の形態は、FIFO106によりA/D



変換器11の出力信号を約1トラック走査期間遅延した後、トランスバーサルフィルタ21に供給する一方、1ビットのビタビ復号データを遅延することなくトランスバーサルフィルタ26に供給すると共に、FIFO107で約2トラック走査期間遅延した後、トランスバーサルフィルタ25に供給する。

【0121】これにより、図38及び図39の第19及び第20の実施の形態と同様に、FIFO107のメモリ容量を図36のFIFO99、100のそれに比べて小さくできる（例えば、元のサンプリングデータが8ビットなら1/8）。

【0122】なお、本発明は以上の実施の形態に限定されるものではなく、例えば図1に示す遅延調整器20、23及び24をAGC・ATC回路14、15及び16の入力側に設けてもよいし、トランスバーサルフィルタ21、25及び26に余裕がある場合は、省略してもよい。

【0123】また、以上の実施の形態では再生すべきトラックの両側に隣接する2本のトラックに対する2ビームの読取信号についてそれぞれ専用に擬似クロストーク信号を生成する回路系を2系統設けているが、ビームの光ディスクに対する照射角度を検出する公知のチルトセンサを装置が有しているならば、チルトセンサの出力信号に基づき、再生すべきトラックの両側に隣接する2本のトラックに対する2ビームの読取信号のうち、クロストーク成分が多い方のみを選択するスイッチ回路を設けることにより、上記の擬似クロストーク信号生成回路系を一系統のみとすることができる。

【0124】また、多値に等化する場合は、その中の幾つかを選んで擬似クロストーク成分を生成するトランスバーサルフィルタのタップ係数を生成するようにしてもよい。更に、選択後のエラー信号を、自動等化回路側のエラー信号と共用するようにしてもよい。

【0125】更に、図示は省略したが、トランスバーサルフィルタ21、25及び26に入力される信号を、それぞれ別々に設けたFIFOにビットクロックで書き込み、このFIFOからマスタークロックよりも低い周波数の新しいクロック周波数のタイミングで読み出して、トランスバーサルフィルタ21、25及び26に出力し、後段の演算を新しいクロックを用いて行う手段は、図13～図17、図21、図27、図30及び図32に示した各実施の形態にも適用できるものである。また、メモリ素子としてはFIFO以外のRAMその他のメモリ素子を用いることも可能である。

【0126】

【発明の効果】以上説明したように、本発明によれば、仮判別手段がパーシャルレスポンス等化を前提とした仮判別（収束目標設定）を行い、この仮判別値と減算回路から取り出される波形等化後再生信号との差分値をエラー信号として第1乃至第3のフィルタ係数生成手段に供

給して、エラー信号が0になるように制御することで、明確な仮判別値（0や $2a+2b$ など）に向かって装置の動作を収束させることができ、すべてのポイント（サンプル値）が相関検出の対象となる仮判別値からの誤差をエラー信号としてクロストーク成分との相関をとるようにしているため、迅速な収束ができ、しかも誤った方向への収束をすることなく確実な波形等化ができる。また、本発明によれば、パーシャルレスポンス等化を行っているため、後段にビタビ復号器を用いることができ、正確な復号ができる。

【0127】また、本発明によれば、リサンプリング演算位相同期ループ回路で生成したリサンプリング演算時の内分割合及びビットクロックを利用し、リサンプリング手段で隣接トラックからの再生信号のリサンプリング演算を行うようにしているため、周波数ずれに対応できる。また、本発明によれば、リサンプリング演算位相同期ループ回路を使用できることから、集積回路化が容易で、部品点数の削減ができ、またオーバーサンプリングに適しているため再生信号が高域減衰特性である光ディスク等の記録媒体の再生装置に適用して好適である。更に、アナログ特有の経時変化、パラメータバラツキ等の影響を受けない。

【0128】また、更に、本発明によれば、エラー選択回路により確からしくないエラー値を示す信号を無効化し、確からしいエラー信号だけを有効成分として取り出すようにしたため、再生信号の歪みが大きく、パーシャルレスポンス等化しきれない場合でも、目標値とのずれが小さく、正しくエラー信号を抽出でき、結果としてエラーレートを向上することができる。

【0129】また、本発明によれば、新しいクロックの周波数をマスタークロック周波数よりも低周波数として、後段の演算をこの新しいクロック周波数で行うことにより、演算時間に余裕ができ、ラッチ等を少なくすることができるため、回路遅延・回路規模・動作周波数共に少なくでき、結果としてシステムにおけるICデバイスによる速度制限・消費電力・コストの問題を解決することができる。

【0130】また、本発明によれば、3ビームを用いて走査すべきトラックの両側の隣接トラックから得られるクロストーク信号と同等の信号を遅延手段を用いて得ることにより、リサンプリング手段を削除するようにしたため、単一ビームによるクロストークキャンセルを実現でき、回路構成を簡略化でき、コストも低減できる。

【0131】更に、本発明によれば、通常のサンプリングデータよりもビット数の少ない1ビットのビタビ復号データを用いて擬似クロストーク信号を生成するようにしたため、擬似クロストーク信号を生成する第1及び第2のメモリのメモリ容量を最小にすることができ、回路規模及びコストを低減できる。

【図面の簡単な説明】

10

20

30

40

50

33

【図1】本発明の第1の実施の形態のブロック図である。

【図2】3ビーム法によるビームスポットとトラックとの位置関係の一例の概略説明図である。

【図3】パーシャルレスポンス等化の一例の状態遷移図である。

【図4】クロストークキャンセルを行わないときの図1の各部のシミュレーション波形の一例を示す図である。

【図5】クロストークキャンセルを行わないときの図1中の擬似クロストーク信号生成ブロック中のトランスバースアルフィルタのタップ係数の変化を示す図である。

【図6】クロストークキャンセルを行わないときの図1中の仮判別回路の入力信号のアイパターンを示す。

【図7】クロストークキャンセルを行わないときの図1中の各部のエラーフラグである。

【図8】クロストークキャンセルを行ったときの図1の各部のシミュレーション波形の一例を示す図である。

【図9】クロストークキャンセルを行ったときの図1中の擬似クロストーク信号生成ブロック中のトランスバースアルフィルタのタップ係数の変化を示す図である。

【図10】クロストークキャンセルを行ったときの図1中の仮判別回路の入力信号のアイパターンを示す。

【図11】クロストークキャンセルを行ったときの図1中の各部のエラーフラグである。

【図12】本発明の第2の実施の形態のブロック図である。

【図13】本発明の第3の実施の形態のブロック図である。

【図14】本発明の第4の実施の形態のブロック図である。

【図15】本発明の第5の実施の形態のブロック図である。

【図16】本発明の第6の実施の形態のブロック図である。

【図17】本発明の第7の実施の形態のブロック図である。

【図18】本発明の第8の実施の形態のブロック図である。

【図19】本発明の第9の実施の形態のブロック図である。

【図20】本発明の第10の実施の形態のブロック図である。

【図21】本発明の第11の実施の形態のブロック図である。

【図22】図21中のエラー選択回路の一実施の形態のブロック図である。

【図23】エラー選択回路が無いときの正しくPR等化されている場合のサンプル点と抽出エラー成分の説明図である。

【図24】エラー選択回路が無いときの正しくPR等化

34

されていない場合のサンプル点と抽出エラー成分の説明図である。

【図25】エラー選択回路が有るときの正しくPR等化されていない場合のサンプル点と抽出エラー成分の説明図である。

【図26】図21中のエラー選択回路の他の実施の形態のブロック図である。

【図27】本発明の第12の実施の形態のブロック図である。

【図28】図27中のエラー選択回路の一実施の形態のブロック図である。

【図29】図27中のエラー選択回路の他の実施の形態のブロック図である。

【図30】本発明の第13の実施の形態のブロック図である。

【図31】図30中のエラー選択回路の一実施の形態のブロック図である。

【図32】本発明の第14の実施の形態のブロック図である。

【図33】図32中のエラー選択回路の一実施の形態のブロック図である。

【図34】本発明の第15の実施の形態のブロック図である。

【図35】本発明の第16の実施の形態のブロック図である。

【図36】本発明の第17の実施の形態のブロック図である。

【図37】本発明の第18の実施の形態のブロック図である。

【図38】本発明の第19の実施の形態のブロック図である。

【図39】本発明の第20の実施の形態のブロック図である。

【図40】本発明の第21の実施の形態のブロック図である。

【符号の説明】

11～13 A/D変換器

14～16 AGC・ATC回路

17 リサンプリングDPLL回路

18、19 リサンプリング回路

20、22、23、24 遅延調整器

21 再生すべきトラックの再生信号の波形等化用トランスバースアルフィルタ

25、26 擬似クロストーク信号生成用トランスバースアルフィルタ

27～29 乗算器・LPF

30、31、34 減算器

32 タップ遅延回路

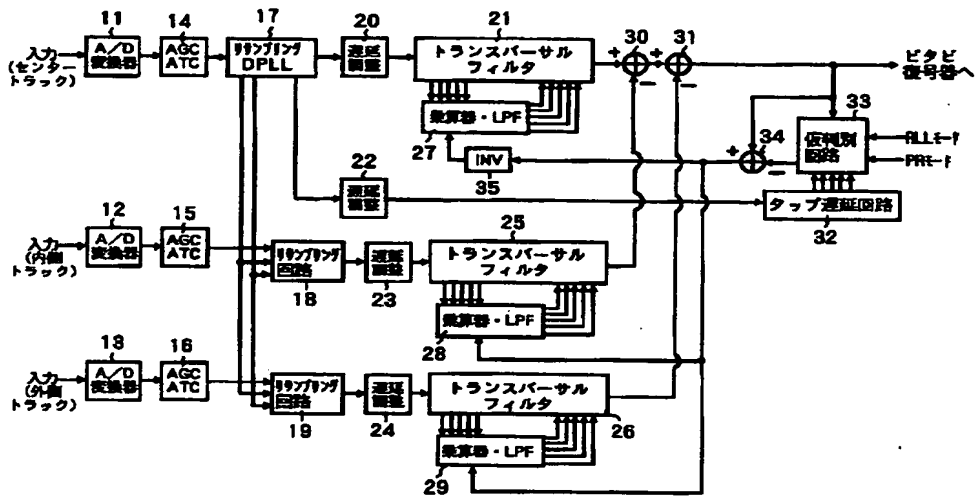
32a タップ遅延回路の一部回路

33 仮判別回路

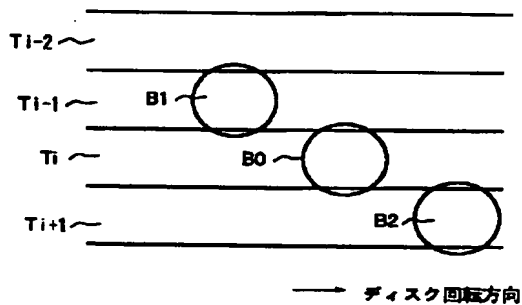
35  
 45 閾値固定の仮判別回路  
 65、77 ゼロ検出器  
 81、83、85、87 エラー選択回路  
 91～107 FIFO  
 321、322、835、871 ラッチ回路  
 323 OR回路

36  
 \* 811、851 第1の入力端子  
 812、852 第2の入力端子  
 813、815、853 選択回路  
 814、831、854、872 スイッチ回路  
 815、832、855、873 0発生器  
 \* 816、833、856、874 出力端子

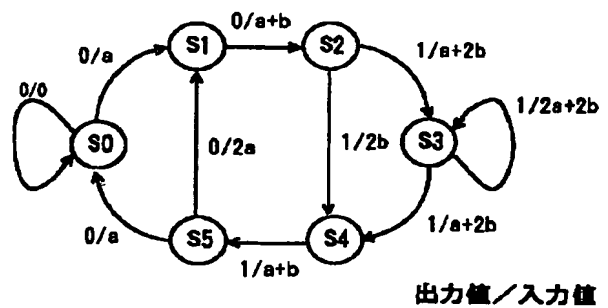
【図1】



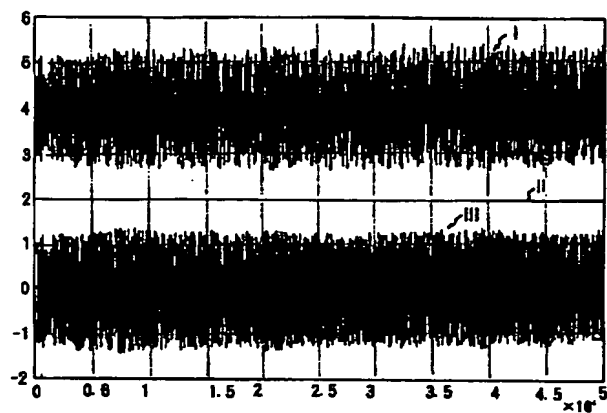
【図2】



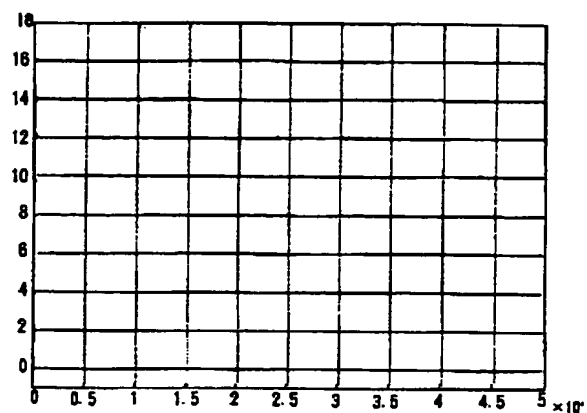
【図3】



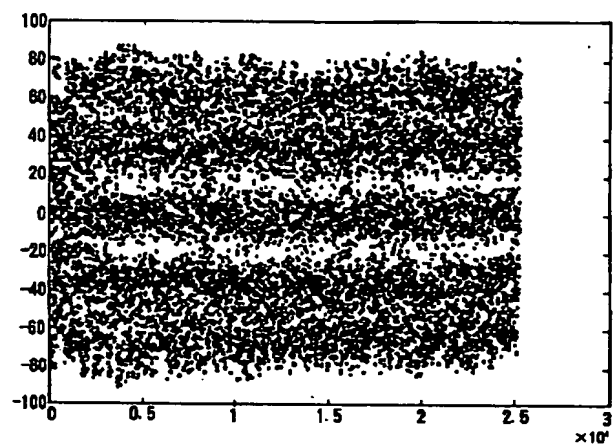
【図 4】



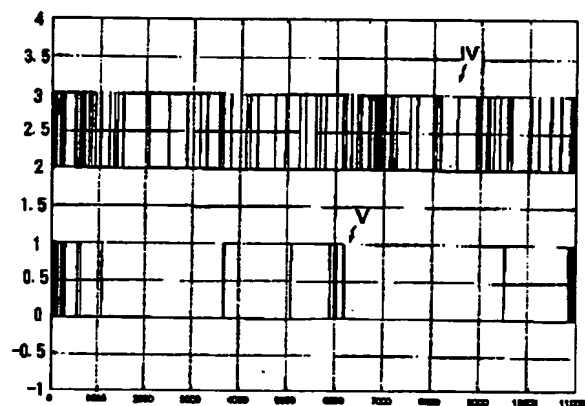
【図 5】



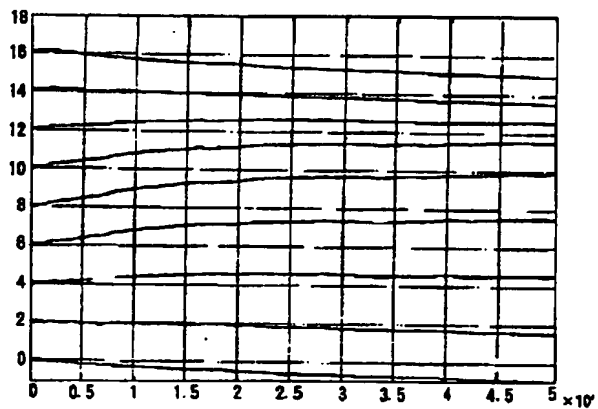
【図 6】



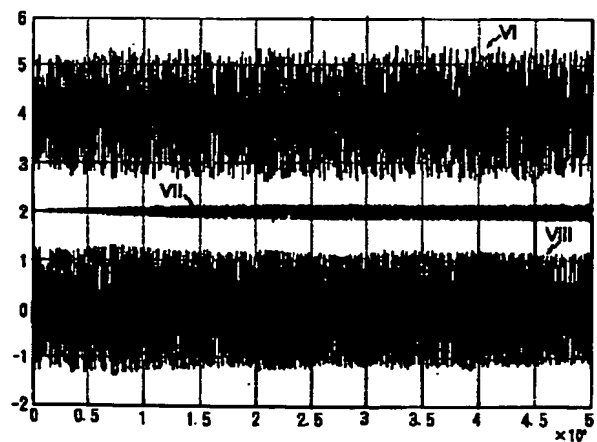
【図 7】



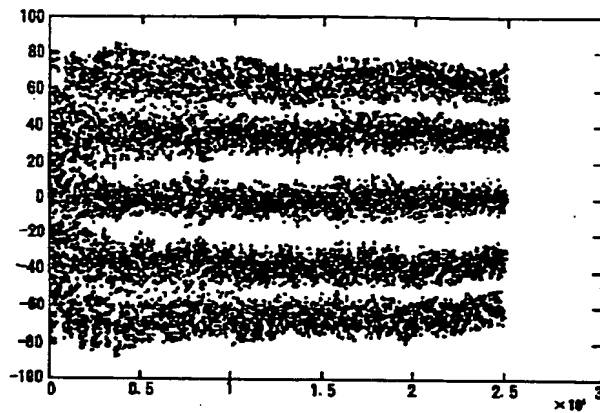
【図 9】



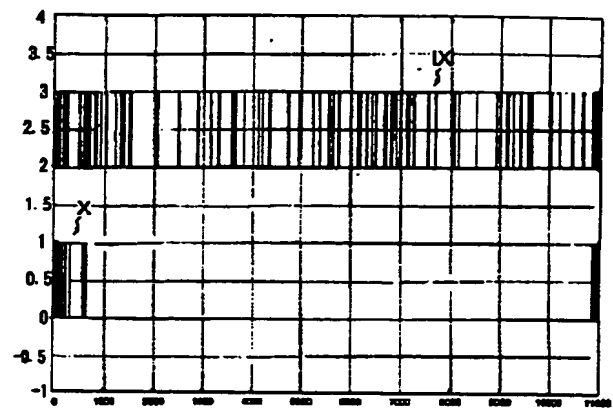
【図 8】



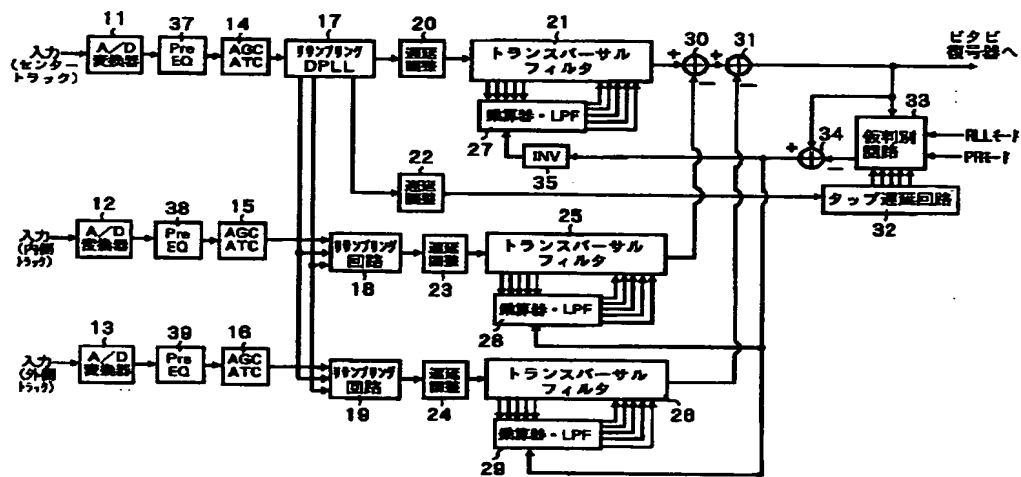
【図10】



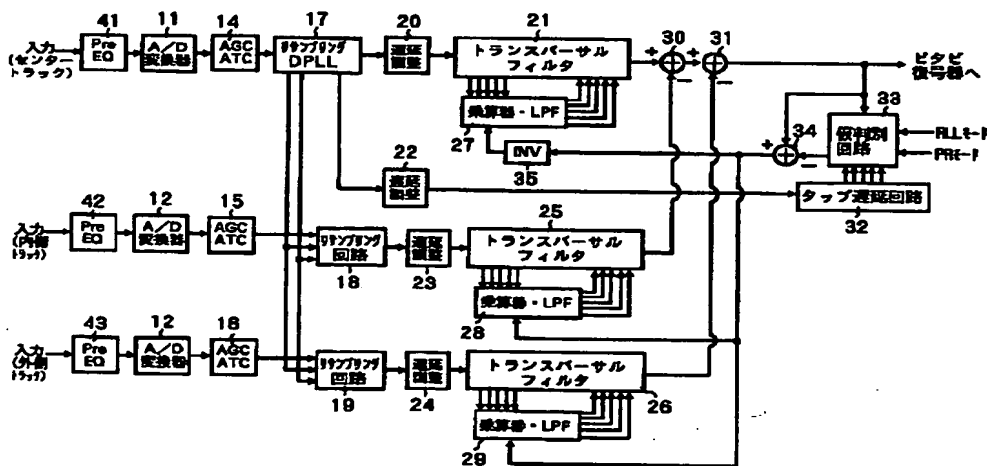
【図11】



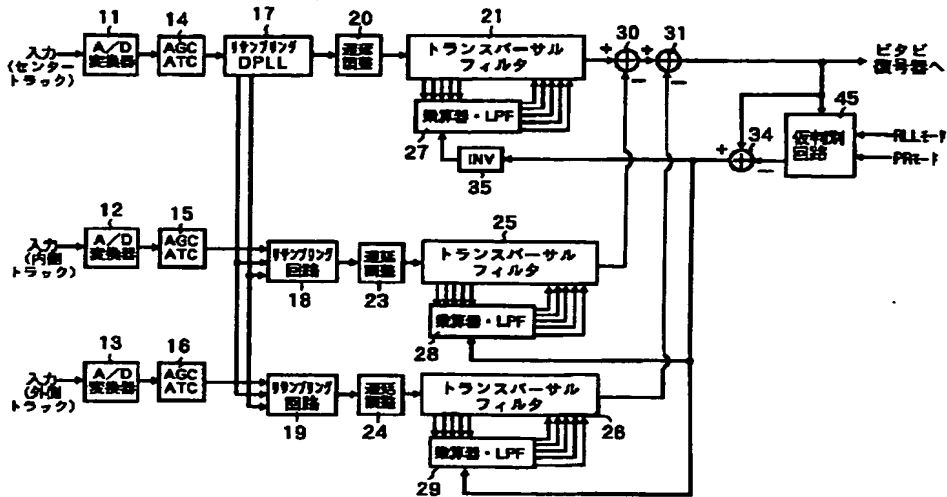
【図12】



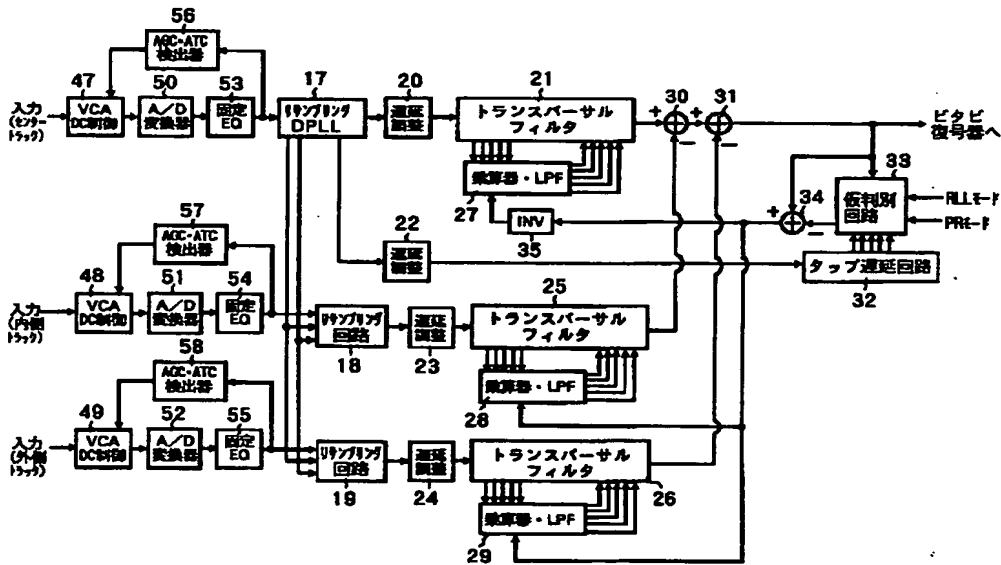
【図13】



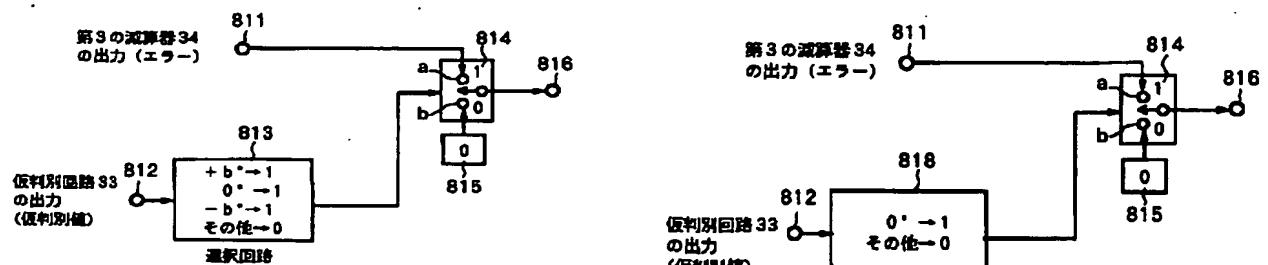
【図14】



【図15】



【図22】



【図26】

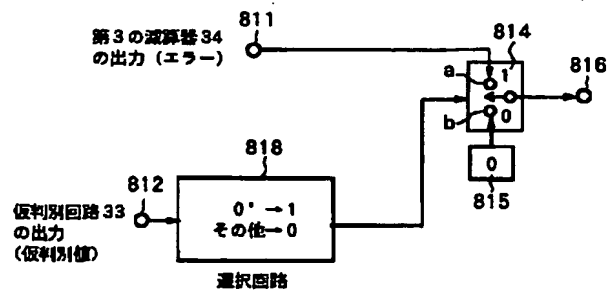
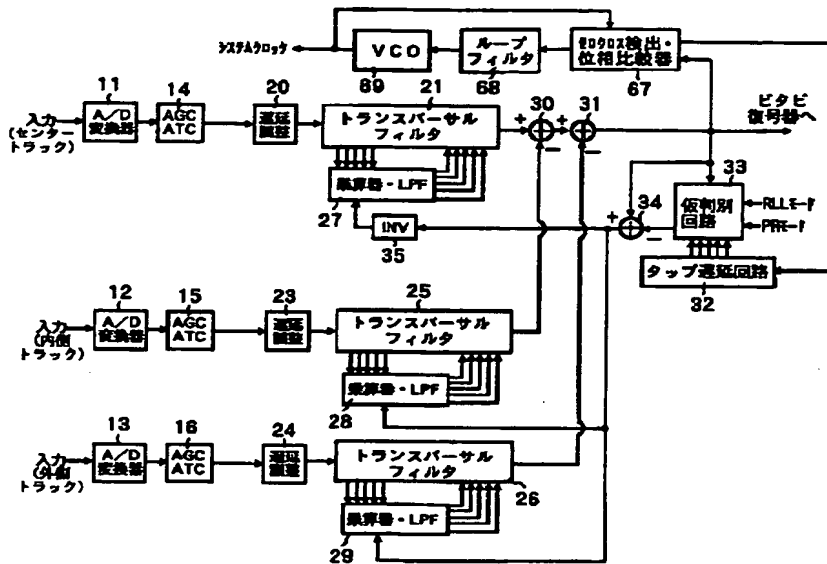


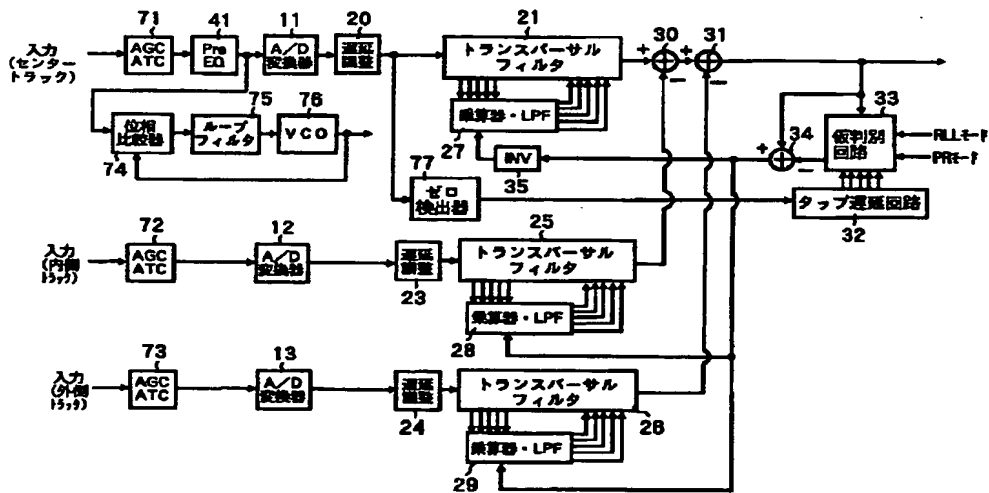
Figure 1 is a block diagram of a stereo signal processing system. The system processes three input signals: an external stereo signal (外部ステレオ信号), an internal stereo signal (内部ステレオ信号), and an external mono signal (外部モノ信号). Each input signal is converted by an A/D converter (11, 12, 13) and then processed by an AGC/ATC block (14, 15, 16). The signals are then fed into a PLL/DPLL block (17) and a delay circuit (20, 23, 24). The signals are then processed by transverse filters (21, 25, 28) and summed (30, 31) to produce a stereo signal. The system also includes a feedback loop with a delay circuit (32), a PLL/DPLL block (33), and a zero detector (65).

[illegible]

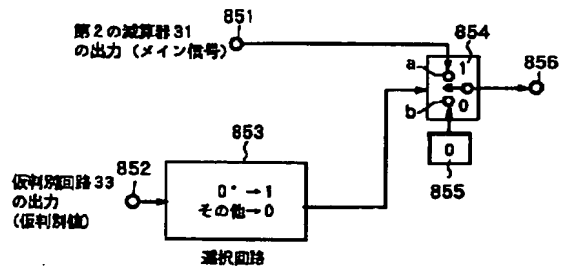
【図18】



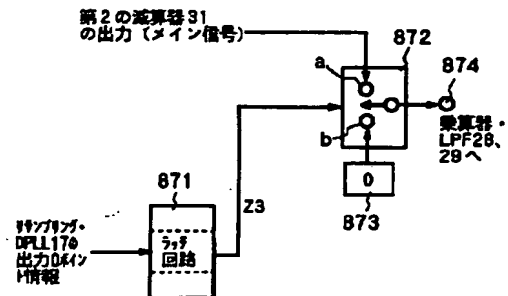
【図19】



【図31】

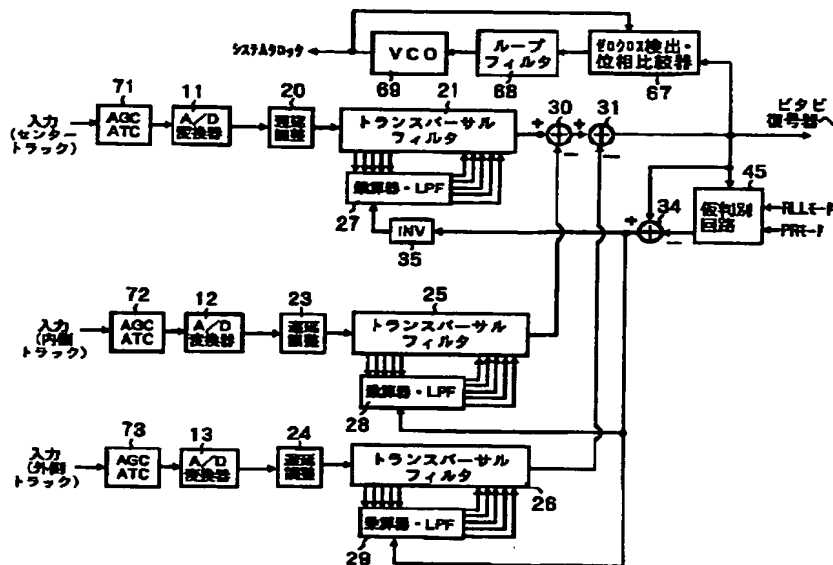


【図33】

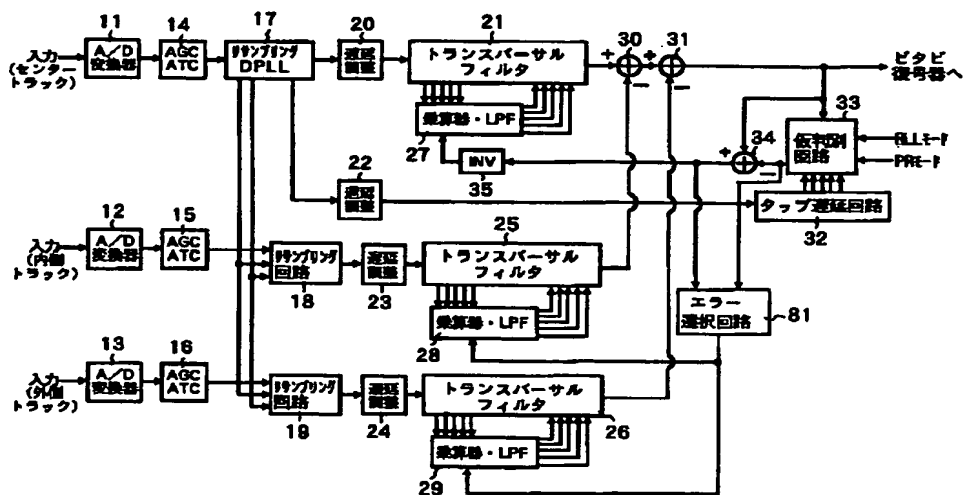




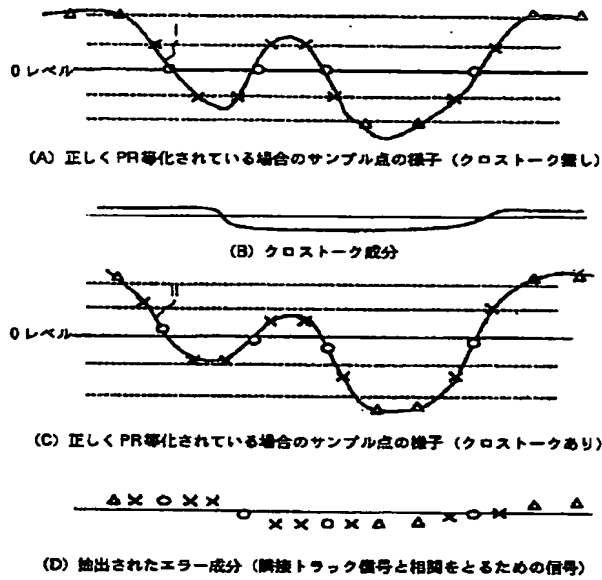
【図20】



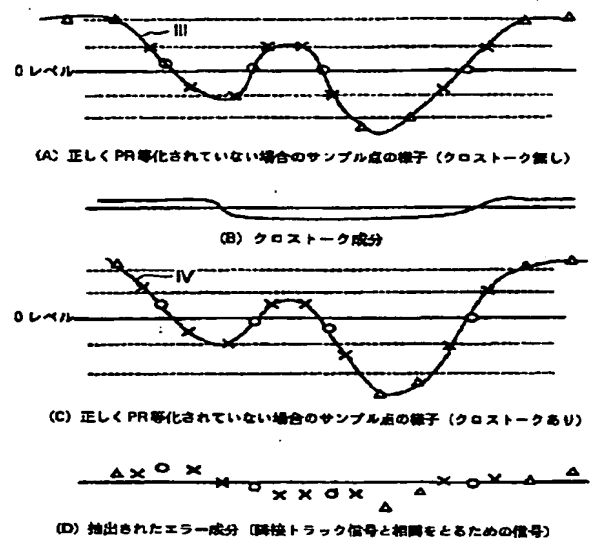
【図21】



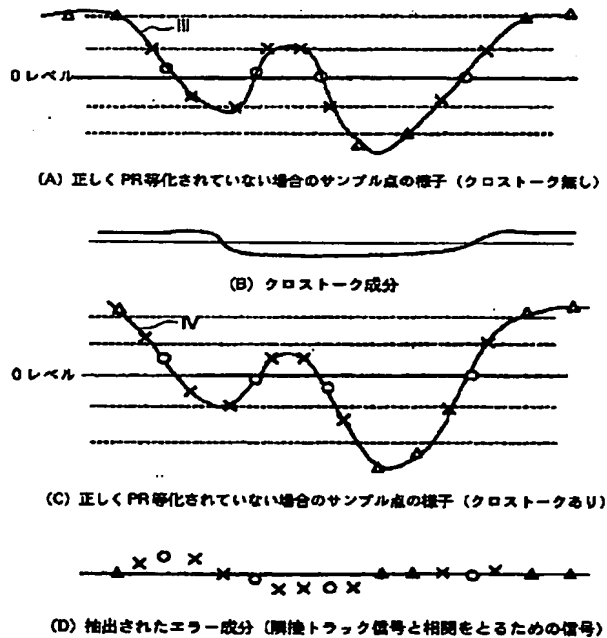
【図23】



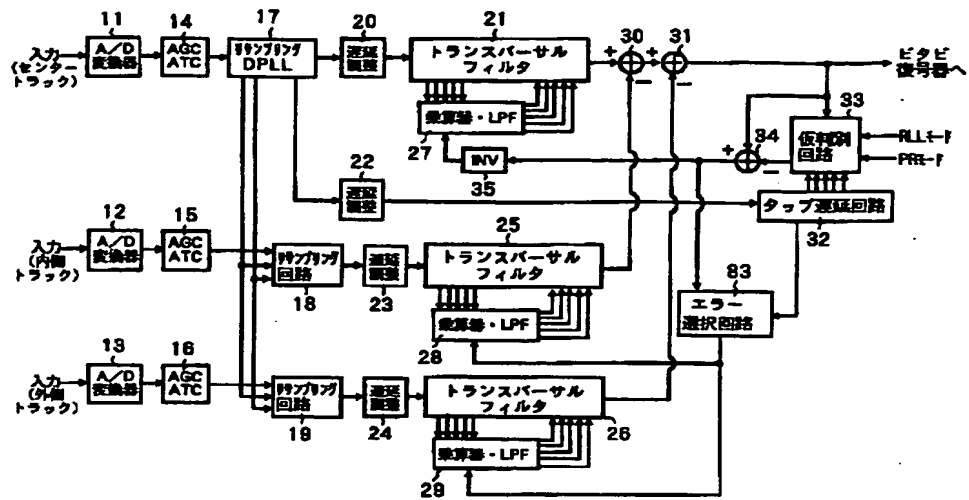
【図24】



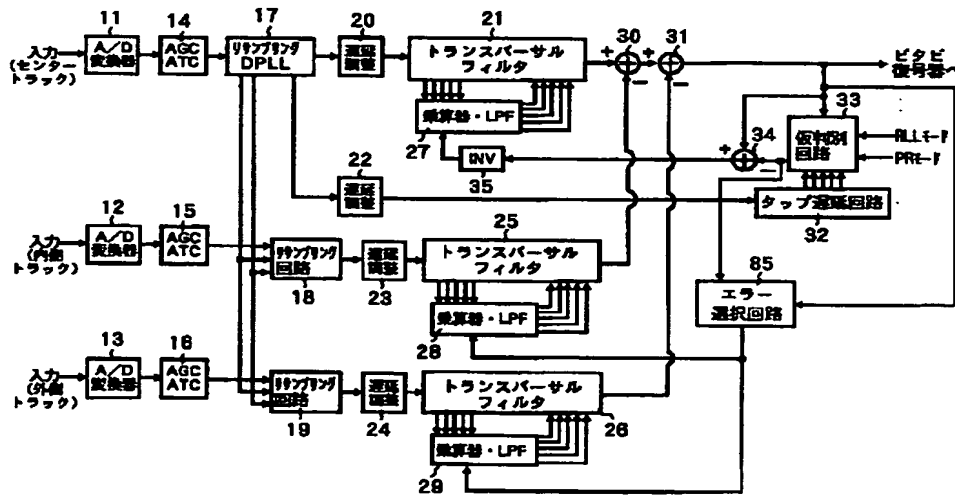
【図25】



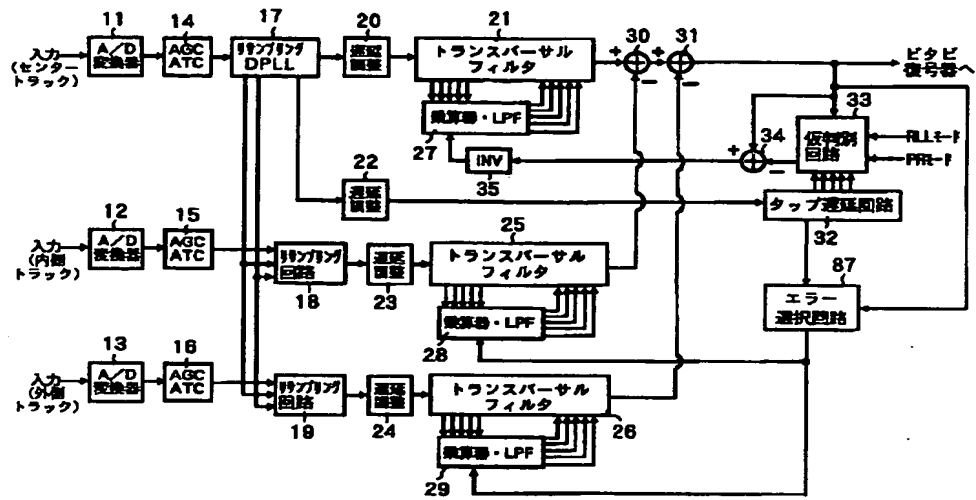
【図27】



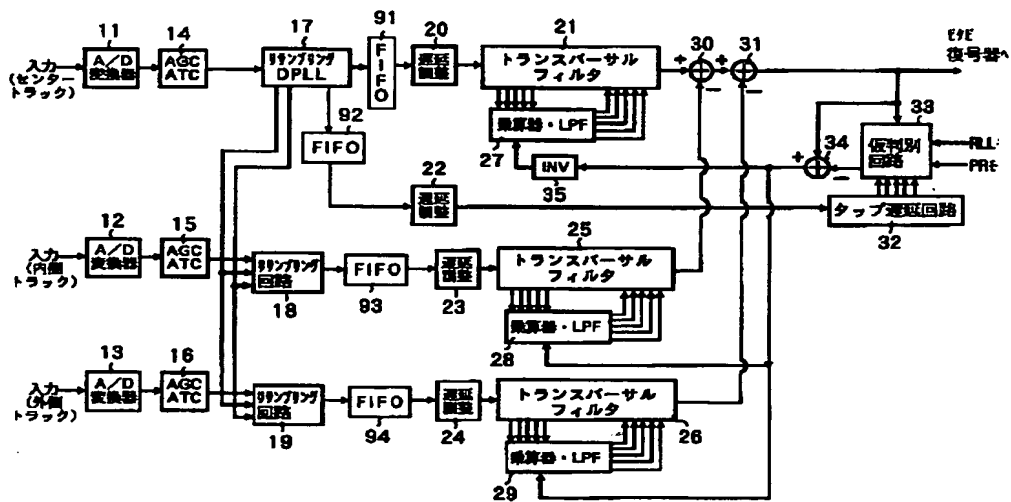
【図30】



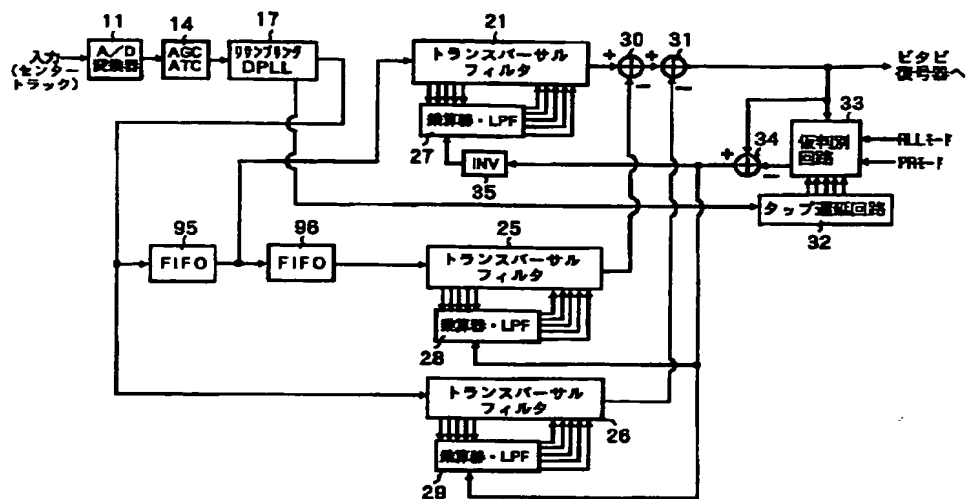
【図32】



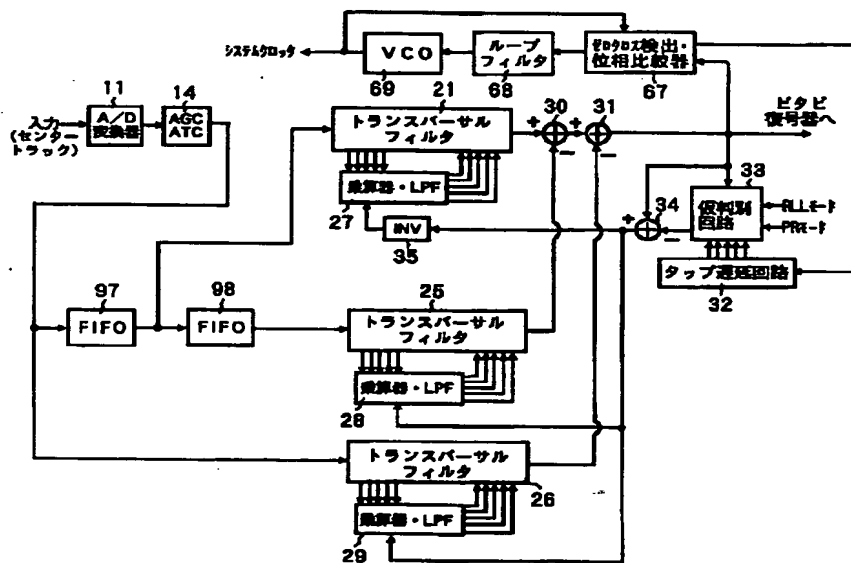
【図34】



【図35】



【図36】



[illegible]

[illegible]